



LÝ THUYẾT MẠCH ĐIỆN 1



Chương 7: Mạng hai cửa tuyến tính

I. Khái niệm.

II. Mô hình toán học mạng hai cửa - Phương pháp tính bộ số

III. Tính chất mạng 2 cửa tuyến tính tương hỗ.

IV. Hàm truyền đạt dòng - áp. Tổng trở vào mạng hai cửa.

Vấn đề hòa hợp nguồn và tải bằng mạng hai cửa.

V. Mạng hai cửa phi hỗ.

VI. Khuếch đại thuật toán.

Bài tập: 1 - 9, bài thêm



Chương 7: Mạng hai cửa tuyến tính

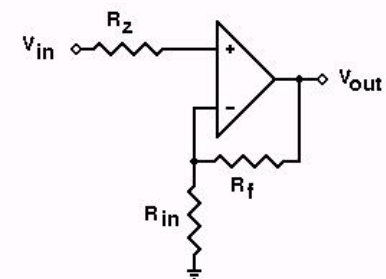
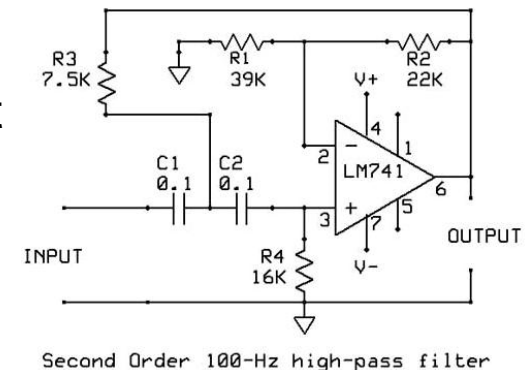


I.1. Đặt vấn đề.

- Các chương trước đã trình bày:
 - ❖ Phương pháp xét mạch tuyến tính hệ số hằng ở chế độ xác lập điều hòa:
 - ✓ Phương pháp dòng nhánh.
 - ✓ Phương pháp dòng vòng.
 - ✓ Phương pháp thế đỉnh.
 - ❖ Phương pháp xét mạch tuyến tính có kích thích chu kỳ không điều hòa.
 - ❖ Phương pháp mạng một cửa Kirchhoff tuyến tính.
- Chương này sẽ trình bày sơ đồ cấu trúc mới, *mô hình mạng hai cửa Kirchhoff*.
 - ❖ **Thế nào là mạng 2 cửa ???**
 - ❖ **Tại sao ta phải xây dựng mô hình mạng 2 cửa ???**

I.1. Đặt vấn đề.

- Thực tế có những thiết bị điện (có cấu trúc bên trong khác nhau) làm nhiệm vụ *nhận năng lượng / tín hiệu đưa vào một cửa ngõ và truyền ra một cửa ngõ khác*.
- Hệ thống đo lường điều khiển tạo bởi nhiều khối, mỗi khối có 2 cửa ngõ, tác động lên tín hiệu ở cửa vào, để cho một tín hiệu khác ở cửa ra. Việc phân tích theo sơ đồ khối dễ dàng nhìn thấy cấu trúc của hệ thống, hiểu được chức năng của từng khối trong hệ thống đó.
- Để mô tả quan hệ các quá trình năng lượng/tín hiệu trên hai cửa ngõ → sử dụng *mô hình mạng hai cửa*.



I.1. Đặt vấn đề.

- **Định nghĩa:** Mô hình mạng hai cửa là kết cấu sơ đồ mạch có hai cửa ngõ để truyền đạt, trao đổi năng lượng / tín hiệu điện với các mạch khác. Nếu quá trình năng lượng trên các cửa được đo bằng cặp biến trạng thái dòng, áp $u_1(t)$, $i_1(t)$, $u_2(t)$, $i_2(t)$ → mạng hai cửa Kirchhoff.

- Theo tính chất tuyến tính, mỗi biến trạng thái có quan hệ tuyến tính với 2 biến trạng thái khác:



- ❖ Mô hình toán học:

$$\begin{cases} f_1(u_1, u_1', \dots, i_1, i_1', \dots, u_2, u_2', \dots, i_2, i_2', \dots, t) = 0 \\ f_2(u_1, u_1', \dots, i_1, i_1', \dots, u_2, u_2', \dots, i_2, i_2', \dots, t) = 0 \end{cases}$$

- ❖ Có 06 hệ phương trình tuyến tính → ứng với 06 bộ số A, Z, Y, B, G, H



Chương 7: Mạng hai cửa tuyến tính



I.2. Phân loại.

- Theo *tính chất của mô hình toán học*:
 - ❖ Mạng hai cửa tuyến tính.
 - ❖ ~~Mạng hai cửa phi tuyến~~
- Theo *tính chất tương hỗ*:
 - ❖ Mạng hai cửa tương hỗ.
 - ❖ Mạng hai cửa phi hỗ.
- Theo *cấu trúc của mạng hai cửa*:
 - ❖ Mạng hai cửa đối xứng.
 - ❖ Mạng hai cửa không đối xứng.
- Theo *năng lượng*:
 - ❖ Mạng hai cửa có nguồn.
 - ❖ Mạng hai cửa không nguồn.

I.2. Phân loại.

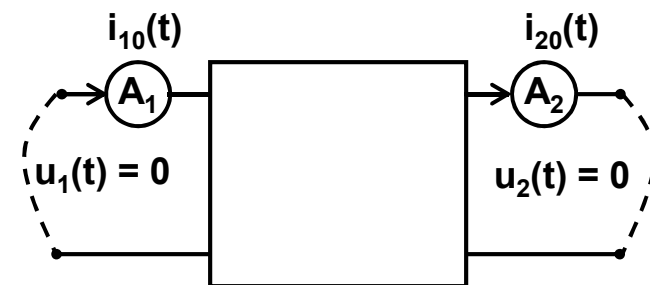
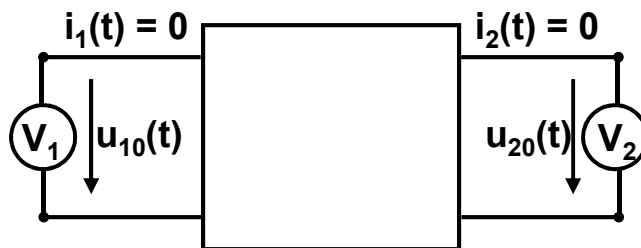
➤ Cách xác định mạng 2 cửa có nguồn / không nguồn:

❖ *Hở mạch 2 cửa* ($i_1 = i_2 = 0$) → đo điện áp hở mạch:

- ✓ Nếu $u_{10} = u_{20} = 0 \rightarrow$ mạng 2 cửa không nguồn
- ✓ Nếu $u_{10} \neq 0$ hoặc $u_{20} \neq 0 \rightarrow$ mạng 2 cửa có nguồn

❖ *Ngắn mạch 2 cửa* ($u_1 = u_2 = 0$) → đo dòng điện ngắn mạch:

- ✓ Nếu $i_{10} = i_{20} = 0 \rightarrow$ mạng 2 cửa không nguồn
- ✓ Nếu $i_{10} \neq 0$ hoặc $i_{20} \neq 0 \rightarrow$ mạng 2 cửa có nguồn





Chương 7: Mạng hai cửa tuyến tính



I.2. Phân loại.

- Thực tế có nhiều loại mạng hai cửa khác nhau:
 - ❖ Mạng hai cửa phi tuyến có nguồn / không nguồn.
 - ❖ Mạng hai cửa tuyến tính có nguồn / không nguồn.
 - ❖ Mạng hai cửa tuyến tính tương hỗ.
 - ❖ Mạng hai cửa tuyến tính phi hỗ.
 - ❖ ...
- Chương này chỉ việc mô tả & phân tích mạng *hai cửa tuyến tính, không nguồn, có hệ số hằng ở chế độ xác lập điều hòa.*
 - Sử dụng *phương pháp số phức.*



LÝ THUYẾT MẠCH ĐIỆN 1



Chương 7: Mạng hai cửa tuyến tính

I. Khái niệm.

II. Mô hình toán học mạng hai cửa - Phương pháp tính bộ số.

- II.1. Hệ phương trình trạng thái dạng A.
- II.2. Hệ phương trình trạng thái dạng B.
- II.3. Hệ phương trình trạng thái dạng Z.
- II.4. Hệ phương trình trạng thái dạng Y.
- II.5. Hệ phương trình trạng thái dạng H.
- II.6. Hệ phương trình trạng thái dạng G.
- II.7. Ma trận của hệ các mạng hai cửa.
- II.8. Các phương pháp tính bộ số đặc trưng.

III. Tính chất mạng 2 cửa tuyến tính tương hỗ.

IV. Hàm truyền đạt dòng - áp. Tổng trở vào mạng hai cửa. Vấn đề hòa hợp nguồn và tải bằng mạng hai cửa.

V. Mạng hai cửa phi hỗ.

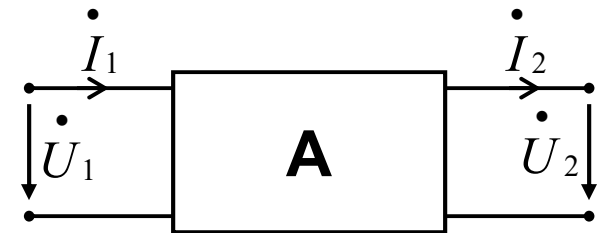
VI. Khuếch đại thuật toán.

II.1. Hệ phương trình trạng thái dạng A.

- Xét mạng hai cửa Kirchhoff ở chế độ xác lập điều hòa:
- Theo tính chất tuyến tính, mỗi biến trạng thái có quan hệ tuyến tính với 2 biến trạng thái khác

❖ Xét quan hệ tuyến tính giữa (\dot{U}_1, \dot{I}_1) và (\dot{U}_2, \dot{I}_2)

$$\begin{cases} \dot{U}_1 = A_{11} \cdot \dot{U}_2 + A_{12} \cdot \dot{I}_2 + \dot{U}_{10} \\ \dot{I}_1 = A_{21} \cdot \dot{U}_2 + A_{22} \cdot \dot{I}_2 + \dot{I}_{10} \end{cases}$$



❖ Do mạng 2 cửa không nguồn, nếu $\dot{U}_1 = \dot{U}_2 = 0$ và $\dot{I}_1 = \dot{I}_2 = 0 \rightarrow \dot{U}_{10} = \dot{I}_{10} = 0$

- Vậy phương trình trạng thái dạng A của mạng 2 cửa tuyến tính không nguồn là:

$$\begin{cases} \dot{U}_1 = A_{11} \cdot \dot{U}_2 + A_{12} \cdot \dot{I}_2 \\ \dot{I}_1 = A_{21} \cdot \dot{U}_2 + A_{22} \cdot \dot{I}_2 \end{cases} \quad \text{Dạng ma trận: } \begin{pmatrix} \dot{U}_1 \\ \dot{I}_1 \end{pmatrix} = \begin{pmatrix} A_{11} & A_{12} \\ A_{21} & A_{22} \end{pmatrix} \cdot \begin{pmatrix} \dot{U}_2 \\ \dot{I}_2 \end{pmatrix}$$



Chương 7: Mạng hai cửa tuyến tính



II.1. Hệ phương trình trạng thái dạng A.

- Bộ số A_{ij} đặc trưng cho quan hệ dòng - áp giữa cửa 1 và cửa 2 (*đặc trưng cho sự truyền đạt*).
- Các mạng 2 cửa có cấu trúc khác nhau nhưng có cùng bộ số $A_{ij} \rightarrow$ *tương đương nhau về truyền đạt năng lượng và tín hiệu*.
- Ý nghĩa của bộ số A (*công thức định nghĩa*):

❖ *Hở mạch cửa 2: $\dot{I}_2 = 0$*

$$A_{11} = \frac{\partial \dot{U}_1}{\partial \dot{U}_2} = \frac{\dot{U}_1}{\dot{U}_2} \quad \text{Đo độ biến thiên điện áp trên cửa 1 theo kích thích áp trên cửa 2.}$$

$$A_{21} = \frac{\partial \dot{I}_1}{\partial \dot{U}_2} = \frac{\dot{I}_1}{\dot{U}_2} [Si] \quad \text{Đo độ biến thiên dòng trên cửa 1 theo kích thích áp trên cửa 2.}$$

❖ *Ngắn mạch cửa 2: $\dot{U}_2 = 0$*

$$A_{12} = \frac{\partial \dot{U}_1}{\partial \dot{I}_2} = \frac{\dot{U}_1}{\dot{I}_2} [\Omega] \quad \text{Đo độ biến thiên điện áp trên cửa 1 theo kích thích dòng trên cửa 2.}$$

$$A_{22} = \frac{\partial \dot{I}_1}{\partial \dot{I}_2} = \frac{\dot{I}_1}{\dot{I}_2} \quad \text{Đo độ biến thiên dòng trên cửa 1 theo kích thích dòng trên cửa 2.}$$



Chương 7: Mạng hai cửa tuyến tính



II.1. Hệ phương trình trạng thái dạng A.

- Bộ số A_{ij} được tính trong điều kiện đặc biệt của mạng 2 cửa (hở mạch & ngắn mạch cửa 2) → không phụ thuộc vào các phần tử ngoài → bộ số A_{ij} đặc trưng & thể hiện tính truyền đạt giữa 2 cửa.
- Cách xác định thông số A_{ij} :

❖ *Lập phương trình mạch:*

- ✓ Từ sơ đồ mạch → lập phương trình mạch theo các phương pháp
- ✓ Rút gọn về quan hệ giữa (\dot{U}_1, \dot{I}_1) và (\dot{U}_2, \dot{I}_2)

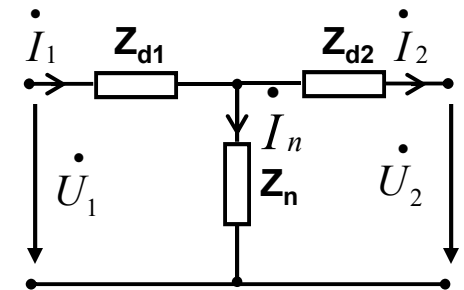
❖ *Dùng công thức định nghĩa:*

- ✓ Đo dòng, áp trên 2 cửa trong điều kiện ngắn mạch & hở mạch cửa 2.
- ✓ Dùng công thức định nghĩa tính giá trị A_{ij} .

II.1. Hệ phương trình trạng thái dạng A.

Ví dụ: Tính bộ số A của mạng 2 cửa có sơ đồ hình T.

Cách 1: Lập phương trình mạch



$$\begin{cases} \dot{U}_1 = \dot{I}_1 \cdot Z_{d1} + \dot{I}_n \cdot Z_n \\ \dot{I}_1 = \dot{I}_n + \dot{I}_2 \end{cases} \quad \begin{cases} \dot{U}_2 = \dot{I}_n \cdot Z_n - \dot{I}_2 \cdot Z_{d2} \\ \dot{I}_n = \frac{\dot{U}_2 + \dot{I}_2 \cdot Z_{d2}}{Z_n} \end{cases} \rightarrow \begin{cases} \dot{U}_1 = Z_{d1} \cdot \left(\frac{\dot{U}_2 + \dot{I}_2 \cdot Z_{d2}}{Z_n} + \dot{I}_2 \right) + \frac{\dot{U}_2 + \dot{I}_2 \cdot Z_{d2}}{Z_n} \cdot Z_n \\ \dot{I}_1 = \frac{\dot{U}_2 + \dot{I}_2 \cdot Z_{d2}}{Z_n} + \dot{I}_2 \end{cases} \Leftrightarrow \begin{cases} \dot{U}_1 = \left(1 + \frac{Z_{d1}}{Z_n} \right) \cdot \dot{U}_2 + \left(Z_{d1} + Z_{d2} + \frac{Z_{d1} \cdot Z_{d2}}{Z_n} \right) \cdot \dot{I}_2 \\ \dot{I}_1 = \frac{1}{Z_n} \cdot \dot{U}_2 + \left(1 + \frac{Z_{d2}}{Z_n} \right) \cdot \dot{I}_2 \end{cases}$$

Bộ số A của mạch hình T:

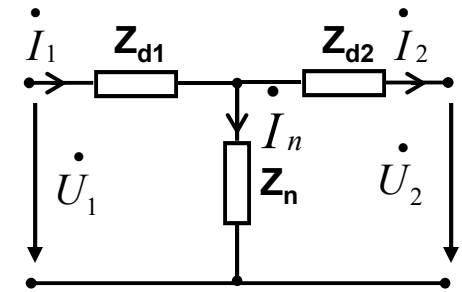
$$A_T = \begin{pmatrix} 1 + \frac{Z_{d1}}{Z_n} & Z_{d1} + Z_{d2} + \frac{Z_{d1} \cdot Z_{d2}}{Z_n} \\ \frac{1}{Z_n} & 1 + \frac{Z_{d2}}{Z_n} \end{pmatrix}$$

Chương 7: Mạng hai cửa tuyến tính

II.1. Hệ phương trình trạng thái dạng A.

Ví dụ: Tính bộ số A của mạng 2 cửa có sơ đồ hình T.

Cách 2: Tính bộ số A theo công thức định nghĩa.



$$\begin{cases} \dot{U}_1 = A_{11} \cdot \dot{U}_2 + A_{12} \cdot \dot{I}_2 \\ \dot{I}_1 = A_{21} \cdot \dot{U}_2 + A_{22} \cdot \dot{I}_2 \end{cases}$$

➤ Hở mạch cửa 2: $\dot{I}_2 = 0$

$$A_{11} = \frac{\dot{U}_1}{\dot{U}_2} = \frac{(Z_{d1} + Z_n) \dot{I}_1}{Z_n \cdot \dot{I}_1} = 1 + \frac{Z_{d1}}{Z_n} \quad A_{21} = \frac{\dot{I}_1}{\dot{U}_2} = \frac{1}{Z_n}$$

➤ Ngắn mạch cửa 2: $\dot{U}_2 = 0$

$$A_{12} = \frac{\dot{U}_1}{\dot{I}_2} = \frac{\left(Z_{d1} + \frac{Z_n \cdot Z_{d2}}{Z_n + Z_{d2}} \right) \cdot \dot{I}_1}{\frac{Z_n}{Z_n + Z_{d2}} \cdot \dot{I}_1} = \frac{Z_{d1} \cdot Z_{d2} + Z_{d1} \cdot Z_n + Z_{d2} \cdot Z_n}{Z_n} \quad A_{22} = \frac{\dot{I}_1}{\dot{I}_2} = \frac{\dot{I}_1}{\dot{I}_1 \cdot \frac{Z_n}{Z_n + Z_{d2}}} = 1 + \frac{Z_{d2}}{Z_n}$$

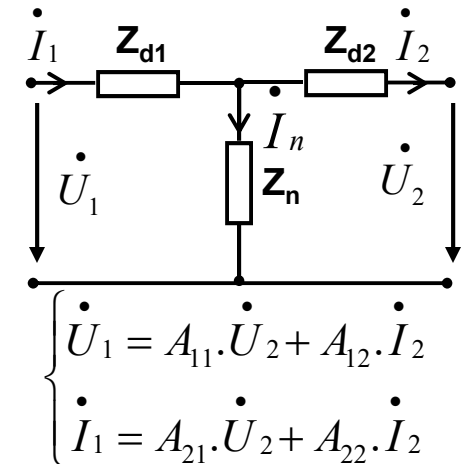
$$A_{12} = Z_{d1} + Z_{d2} + \frac{Z_{d1} \cdot Z_{d2}}{Z_n}$$

Chương 7: Mạng hai cửa tuyến tính

II.1. Hệ phương trình trạng thái dạng A.

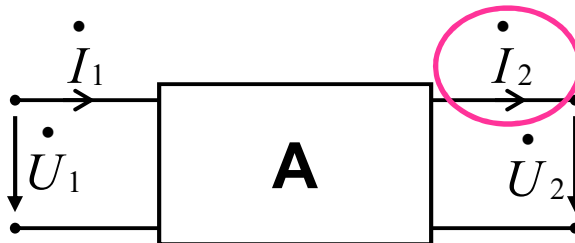
Ví dụ: Tính bộ số A của mạng 2 cửa có sơ đồ hình T.

$$A_T = \begin{pmatrix} 1 + \frac{Z_{d1}}{Z_n} & Z_{d1} + Z_{d2} + \frac{Z_{d1} \cdot Z_{d2}}{Z_n} \\ \frac{1}{Z_n} & 1 + \frac{Z_{d2}}{Z_n} \end{pmatrix}$$

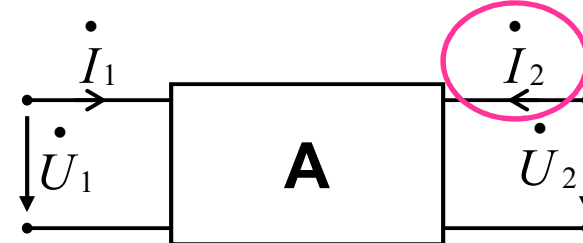


$$\det A = A_{11} \cdot A_{22} - A_{12} \cdot A_{21} = 1 + \frac{Z_{d1} \cdot Z_{d2}}{Z_n^2} + \frac{Z_{d1}}{Z_n} + \frac{Z_{d2}}{Z_n} - \frac{Z_{d1} \cdot Z_{d2}}{Z_n^2} - \frac{Z_{d1}}{Z_n} - \frac{Z_{d2}}{Z_n} = 1$$

Chú ý: Mạng 2 cửa tuyến tính tương hỗ $\leftrightarrow \det A = \pm 1$



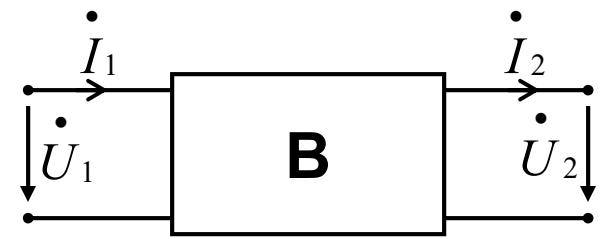
$$\det A = 1$$



$$\det A = -1$$

II.2. Hệ phương trình trạng thái dạng B.

- Xét quan hệ tuyến tính giữa (\dot{U}_2, \dot{I}_2) và (\dot{U}_1, \dot{I}_1)
- Ta có hệ phương trình trạng thái dạng **B** của mạng 2 cửa tuyến tính không nguồn:



$$\begin{cases} \dot{U}_2 = B_{11} \cdot \dot{U}_1 + B_{12} \cdot \dot{I}_1 \\ \dot{I}_2 = B_{21} \cdot \dot{U}_1 + B_{22} \cdot \dot{I}_1 \end{cases} \quad \text{Dạng ma trận:} \quad \begin{pmatrix} \dot{U}_2 \\ \dot{I}_2 \end{pmatrix} = \begin{pmatrix} B_{11} & B_{12} \\ B_{21} & B_{22} \end{pmatrix} \cdot \begin{pmatrix} \dot{U}_1 \\ \dot{I}_1 \end{pmatrix}$$

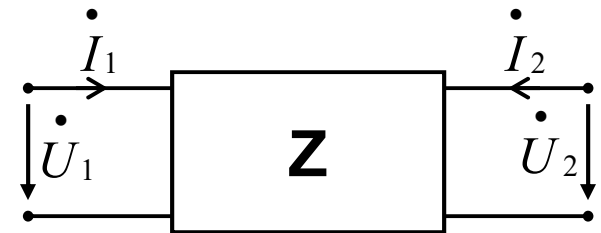
- Như vậy ta có: $B = A^{-1}$ $\det B = \pm 1$
- Quan hệ giữa các thông số B_{ij} và A_{ij} :

$$\begin{aligned} A_{11} &= B_{22} & A_{12} &= -B_{12} \\ A_{21} &= -B_{21} & A_{22} &= B_{11} \end{aligned}$$

Chương 7: Mạng hai cửa tuyến tính

II.3. Hệ phương trình trạng thái dạng Z.

- Xét quan hệ tuyến tính giữa (\dot{U}_1, \dot{U}_2) và (\dot{I}_1, \dot{I}_2)
- Ta có hệ phương trình trạng thái dạng Z của mạng 2 cửa tuyến tính không nguồn:



$$\begin{cases} \dot{U}_1 = Z_{11} \cdot \dot{I}_1 + Z_{12} \cdot \dot{I}_2 \\ \dot{U}_2 = Z_{21} \cdot \dot{I}_1 + Z_{22} \cdot \dot{I}_2 \end{cases} \quad \text{Dạng ma trận: } \begin{pmatrix} \dot{U}_1 \\ \dot{U}_2 \end{pmatrix} = \begin{pmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{pmatrix} \cdot \begin{pmatrix} \dot{I}_1 \\ \dot{I}_2 \end{pmatrix}$$

- Ý nghĩa bộ số Z (*công thức định nghĩa*):

$$Z_{11} = \left. \frac{\dot{U}_1}{\dot{I}_1} \right|_{\dot{I}_2=0} [\Omega] \quad \text{Tổng trở vào cửa 1 khi cửa 2 hở mạch}$$

$$Z_{21} = \left. \frac{\dot{U}_2}{\dot{I}_1} \right|_{\dot{I}_2=0} [\Omega] \quad \text{Tổng trở tương hỗ khi hở mạch cửa 2}$$

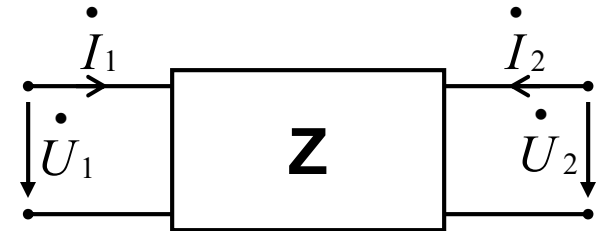
$$Z_{12} = \left. \frac{\dot{U}_1}{\dot{I}_2} \right|_{\dot{I}_1=0} [\Omega] \quad \text{Tổng trở tương hỗ khi hở mạch cửa 1}$$

$$Z_{22} = \left. \frac{\dot{U}_2}{\dot{I}_2} \right|_{\dot{I}_1=0} [\Omega] \quad \text{Tổng trở vào cửa 2 khi cửa 1 hở mạch}$$

Chương 7: Mạng hai cửa tuyến tính

II.3. Hệ phương trình trạng thái dạng Z.

➤ Cách xác định thông số Z_{ij} :



❖ *Lập phương trình mạch:*

- ✓ Từ sơ đồ mạch → lập phương trình mạch theo các phương pháp
- ✓ Rút gọn về dạng quan hệ giữa (\dot{U}_1, \dot{U}_2) và (\dot{I}_1, \dot{I}_2)

❖ *Dùng công thức định nghĩa:*

- ✓ Đo dòng, áp trên 2 cửa trong các điều kiện hở mạch cửa 1 & cửa 2.
- ✓ Dùng công thức định nghĩa tính giá trị Z_{ij} .

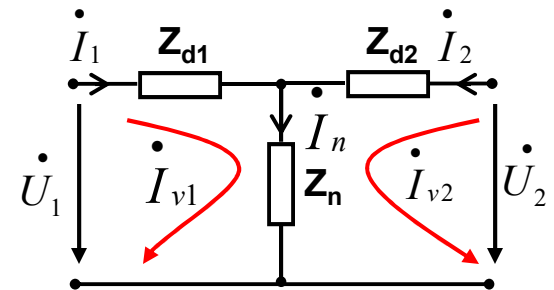
Chương 7: Mạng hai cửa tuyến tính

II.3. Hệ phương trình trạng thái dạng Z.

Ví dụ: Tính bộ số Z của mạng 2 cửa có sơ đồ hình T.

Cách 1: Lập phương trình mạch

- ❖ Chọn dòng điện vòng có chiều như hình vẽ.
- ❖ Lập phương trình mạch theo phương pháp dòng vòng.



$$\begin{cases} \dot{U}_1 = (Z_{d1} + Z_n) \cdot \dot{I}_{v1} + Z_n \cdot \dot{I}_{v2} \\ \dot{U}_2 = Z_n \cdot \dot{I}_{v1} + (Z_{d2} + Z_n) \cdot \dot{I}_{v2} \end{cases} \quad \text{Mặt khác có: } \begin{cases} \dot{I}_1 = \dot{I}_{v1} \\ \dot{I}_2 = \dot{I}_{v2} \end{cases} \rightarrow \begin{cases} \dot{U}_1 = (Z_{d1} + Z_n) \cdot \dot{I}_1 + Z_n \cdot \dot{I}_2 \\ \dot{U}_2 = Z_n \cdot \dot{I}_1 + (Z_{d2} + Z_n) \cdot \dot{I}_2 \end{cases}$$

Ma trận Z của mạch hình T:

$$Z_T = \begin{pmatrix} Z_{d1} + Z_n & Z_n \\ Z_n & Z_{d2} + Z_n \end{pmatrix}$$

Chương 7: Mạng hai cửa tuyến tính

II.3. Hệ phương trình trạng thái dạng Z.

Ví dụ: Tính bộ số Z của mạng 2 cửa có sơ đồ hình T.

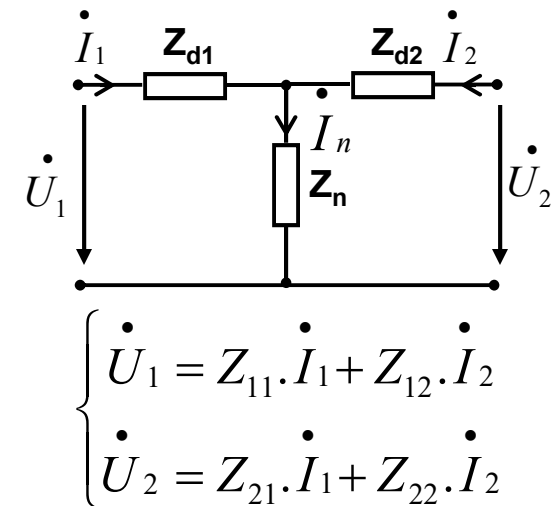
Cách 2: Dùng công thức định nghĩa.

❖ Hở mạch cửa 1: $\dot{I}_1 = 0$

$$Z_{12} = \frac{\dot{U}_1}{\dot{I}_2} = Z_n \quad Z_{22} = \frac{\dot{U}_2}{\dot{I}_2} = Z_{d2} + Z_n$$

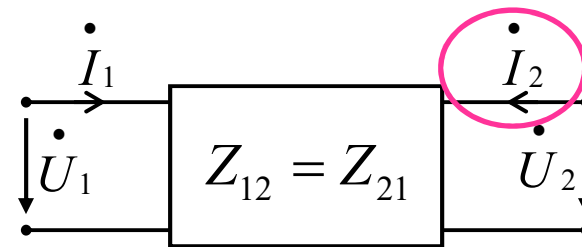
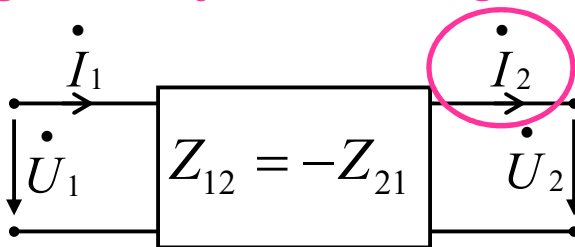
❖ Hở mạch cửa 2: $\dot{I}_2 = 0$

$$Z_{11} = \frac{\dot{U}_1}{\dot{I}_1} = Z_{d1} + Z_n \quad Z_{21} = \frac{\dot{U}_2}{\dot{I}_1} = Z_n$$



$$Z_T = \begin{pmatrix} Z_{d1} + Z_n & Z_n \\ Z_n & Z_{d2} + Z_n \end{pmatrix}$$

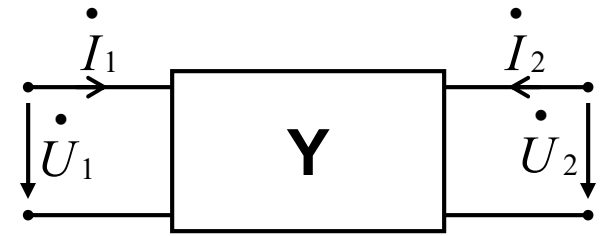
Chú ý: Mạng 2 cửa tuyến tính tương hỗ:



Chương 7: Mạng hai cửa tuyến tính

II.4. Hệ phương trình trạng thái dạng Y.

- Xét quan hệ tuyến tính giữa (\dot{I}_1, \dot{I}_2) và (\dot{U}_1, \dot{U}_2)
- Khi đó ta có hệ phương trình trạng thái dạng Y của mạng 2 cửa tuyến tính không nguồn:



$$\begin{cases} \dot{I}_1 = Y_{11} \cdot \dot{U}_1 + Y_{12} \cdot \dot{U}_2 \\ \dot{I}_2 = Y_{21} \cdot \dot{U}_1 + Y_{22} \cdot \dot{U}_2 \end{cases} \quad \text{Dạng ma trận: } \begin{pmatrix} \dot{I}_1 \\ \dot{I}_2 \end{pmatrix} = \begin{pmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{pmatrix} \cdot \begin{pmatrix} \dot{U}_1 \\ \dot{U}_2 \end{pmatrix} \quad \boxed{Y = Z^{-1}}$$

- Ý nghĩa bộ số Y (*công thức định nghĩa*):

$$Y_{11} = \left. \frac{\dot{I}_1}{\dot{U}_1} \right|_{\dot{U}_2=0} [Si] \quad \text{Tổng dẫn vào cửa 1 khi cửa 2 ngắn mạch}$$

$$Y_{12} = \left. \frac{\dot{I}_1}{\dot{U}_2} \right|_{\dot{U}_1=0} [Si] \quad \text{Tổng dẫn tương hỗ khi ngắn mạch cửa 1}$$

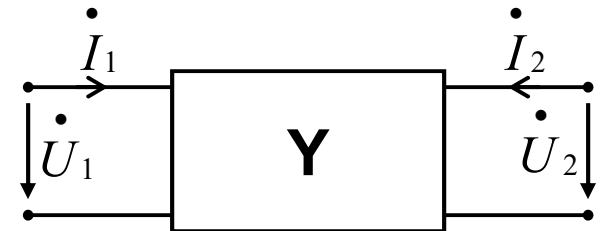
$$Y_{21} = \left. \frac{\dot{I}_2}{\dot{U}_1} \right|_{\dot{U}_2=0} [Si] \quad \text{Tổng dẫn tương hỗ khi ngắn mạch cửa 2}$$

$$Y_{22} = \left. \frac{\dot{I}_2}{\dot{U}_2} \right|_{\dot{U}_1=0} [Si] \quad \text{Tổng dẫn vào cửa 2 khi cửa 1 ngắn mạch}$$

Chương 7: Mạng hai cửa tuyến tính

II.4. Hệ phương trình trạng thái dạng Y.

➤ Cách xác định thông số Y_{ij} :



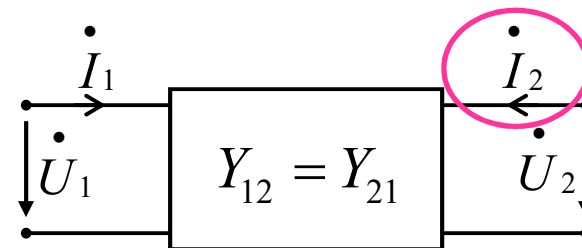
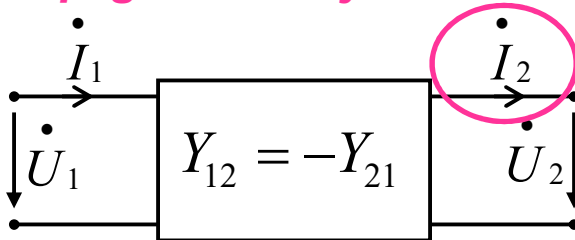
❖ **Lập phương trình mạch:**

- ✓ Từ sơ đồ mạch → lập phương trình mạch theo cách phương pháp
- ✓ Rút gọn về dạng quan hệ giữa (\dot{I}_1, \dot{I}_2) và (\dot{U}_1, \dot{U}_2)

❖ **Dùng công thức định nghĩa:**

- ✓ Đo dòng, áp trên 2 cửa trong các điều kiện ngắn mạch cửa 1 & cửa 2.
- ✓ Dùng công thức định nghĩa tính các giá trị Y_{ij} .

➤ **Chú ý: Mạng 2 cửa tuyến tính tương hỗ:**



II.4. Hệ phương trình trạng thái dạng Y.

Ví dụ: Tính bộ số Y của mạng 2 cửa có sơ đồ hình π

Cách 1: Lập phương trình mạch

❖ Lập phương trình mạch theo phương pháp thế đỉnh.

$$\begin{cases} \dot{I}_1 = (Y_{n1} + Y_d) \cdot \dot{\varphi}_A - Y_d \cdot \dot{\varphi}_B \\ \dot{I}_2 = -Y_d \cdot \dot{\varphi}_A + (Y_{n2} + Y_d) \cdot \dot{\varphi}_B \end{cases} \quad \text{Mặt khác có: } \begin{cases} \dot{U}_1 = \dot{\varphi}_A \\ \dot{U}_2 = \dot{\varphi}_B \end{cases} \rightarrow \begin{cases} \dot{I}_1 = (Y_{n1} + Y_d) \cdot \dot{U}_1 - Y_d \cdot \dot{U}_2 \\ \dot{I}_2 = -Y_d \cdot \dot{U}_1 + (Y_{n2} + Y_d) \cdot \dot{U}_2 \end{cases}$$

Cách 2: Dùng công thức định nghĩa.

❖ Ngắn mạch cửa 1: $\dot{U}_1 = 0$

$$Y_{12} = \frac{\dot{I}_1}{\dot{U}_2} = -Y_d$$

$$Y_{22} = \frac{\dot{I}_2}{\dot{U}_2} = Y_{n2} + Y_d$$

❖ Ngắn mạch cửa 2: $\dot{U}_2 = 0$

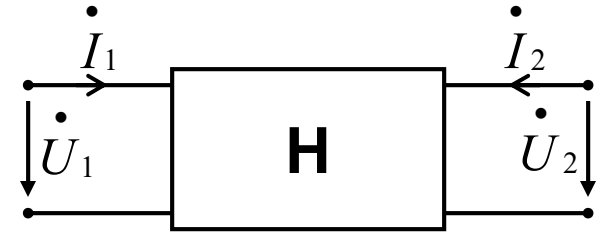
$$Y_{11} = \frac{\dot{I}_1}{\dot{U}_1} = Y_{n1} + Y_d$$

$$Y_{21} = \frac{\dot{I}_2}{\dot{U}_1} = -Y_d$$

Chương 7: Mạng hai cửa tuyến tính

II.5. Hệ phương trình trạng thái dạng H.

- Xét quan hệ tuyến tính giữa (\dot{U}_1, \dot{I}_2) và (\dot{I}_1, \dot{U}_2)
- Khi đó ta có hệ phương trình trạng thái dạng H của mạng 2 cửa tuyến tính không nguồn:



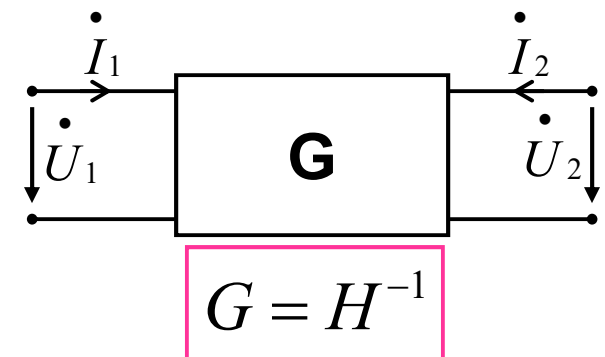
$$\begin{cases} \dot{U}_1 = H_{11} \cdot \dot{I}_1 + H_{12} \cdot \dot{U}_2 \\ \dot{I}_2 = H_{21} \cdot \dot{I}_1 + H_{22} \cdot \dot{U}_2 \end{cases} \quad \text{Dạng ma trận:} \quad \begin{pmatrix} \dot{U}_1 \\ \dot{I}_2 \end{pmatrix} = \begin{pmatrix} H_{11} & H_{12} \\ H_{21} & H_{22} \end{pmatrix} \cdot \begin{pmatrix} \dot{I}_1 \\ \dot{U}_2 \end{pmatrix}$$

- Chú ý: *Mạng 2 cửa tuyến tính tương hỗ:*

$$H_{12} = -H_{21}$$

II.6. Hệ phương trình trạng thái dạng G.

- Xét quan hệ tuyến tính giữa (\dot{I}_1, \dot{U}_2) và (\dot{U}_1, \dot{I}_2)
- Khi đó ta có hệ phương trình trạng thái dạng G của mạng 2 cửa tuyến tính không nguồn:



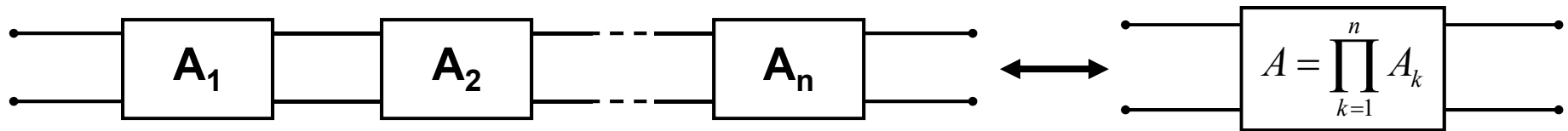
$$\begin{cases} \dot{I}_1 = G_{11} \cdot \dot{U}_1 + G_{12} \cdot \dot{I}_2 \\ \dot{U}_2 = G_{21} \cdot \dot{U}_1 + G_{22} \cdot \dot{I}_2 \end{cases} \quad \text{Dạng ma trận: } \begin{pmatrix} \dot{I}_1 \\ \dot{U}_2 \end{pmatrix} = \begin{pmatrix} G_{11} & G_{12} \\ G_{21} & G_{22} \end{pmatrix} \cdot \begin{pmatrix} \dot{U}_1 \\ \dot{I}_2 \end{pmatrix}$$

- Chú ý: *Mạng 2 cửa tuyến tính tương hỗ:*

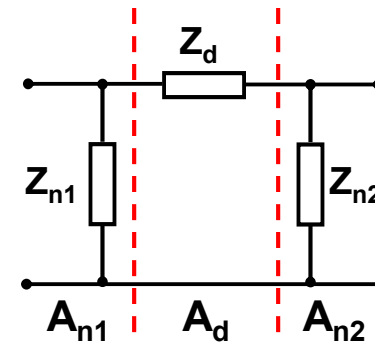
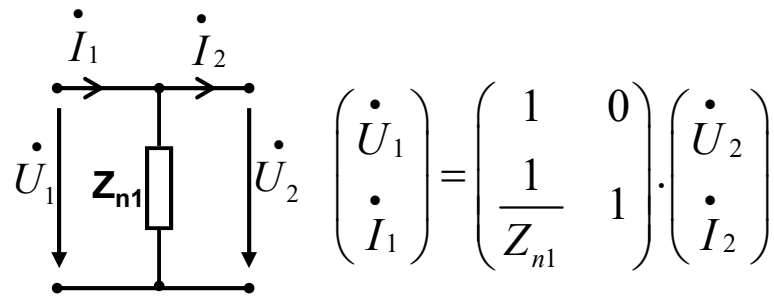
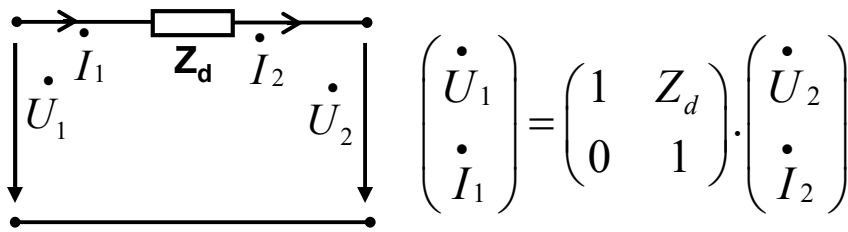
$$G_{12} = -G_{21}$$

II.7. Ma trận của hệ các mạng hai cửa.

a. Mạng hai cửa nối xâu chuỗi (*cascade connection*).



Ví dụ: Tính bộ số A của mạng 2 cửa hình π .



$$A = A_{n1} \cdot A_d \cdot A_{n2}$$

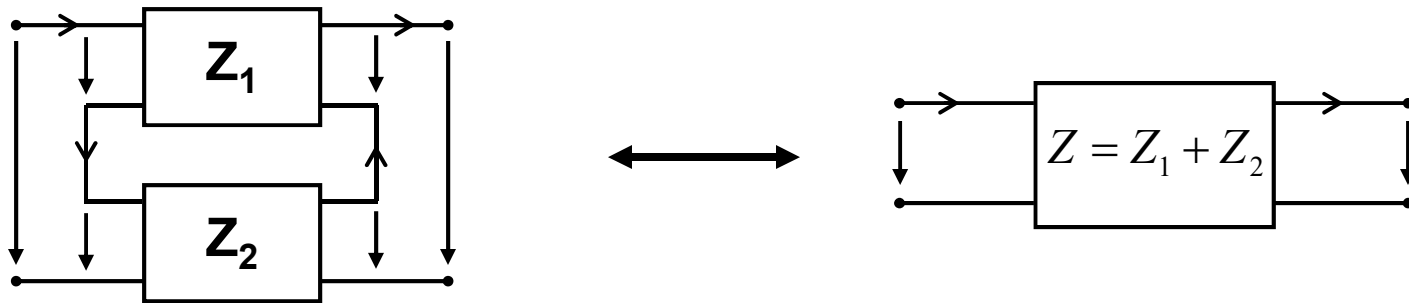
$$A = \begin{pmatrix} 1 + \frac{Z_d}{Z_{n2}} & Z_d \\ \frac{1}{Z_{n1}} + \frac{1}{Z_{n2}} + \frac{Z_d}{Z_{n1} \cdot Z_{n2}} & \frac{Z_d}{Z_{n1}} + 1 \end{pmatrix}$$

Chương 7: Mạng hai cửa tuyến tính

II.7. Ma trận của hệ các mạng hai cửa.

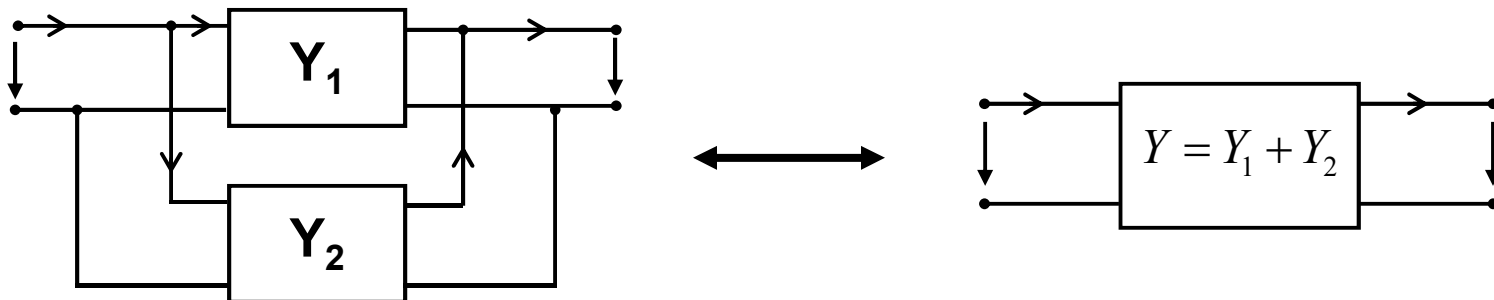
b. Mạng hai cửa ghép nối tiếp.

- Các mạng 2 cửa ghép nối tiếp nếu có *cùng dòng điện trên các cửa*.



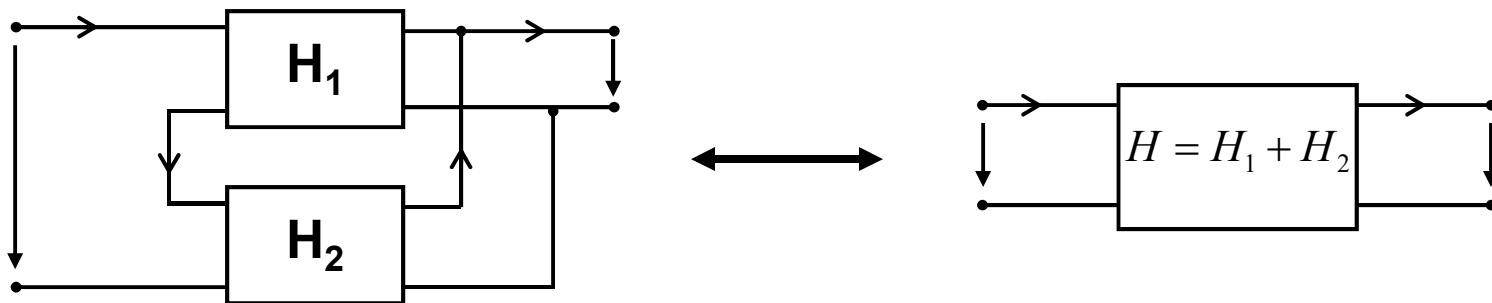
c. Mạng hai cửa ghép song song.

- Các mạng 2 cửa ghép song song nếu có *cùng điện áp trên các cửa*.

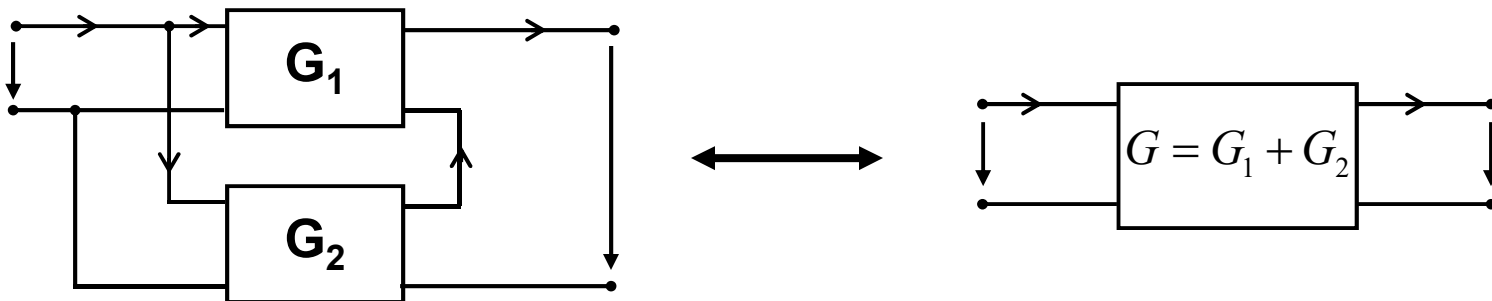


II.7. Ma trận của hệ các mạng hai cửa.

d. Mạng hai cửa ghép nối tiếp - song song.



e. Mạng hai cửa ghép song song - nối tiếp.



II.8. Các phương pháp tính bộ số đặc trưng.

- Dùng công thức định nghĩa.
- Lập phương trình mạch
- Từ bộ số này tính ra bộ số khác.
- Phương pháp tổng hợp toán học.

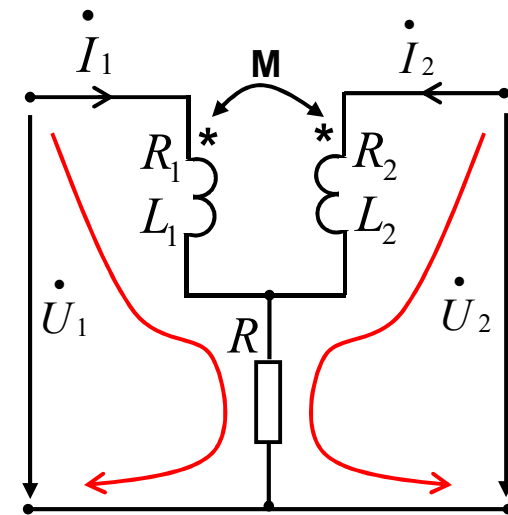
Ví dụ: Tính các bộ số của sơ đồ hình bên.

➤ Tính bộ Z .

Lập phương trình dòng vòng

$$\begin{cases} (R + R_1 + j\omega L_1) \cdot \dot{I}_1 + (R + j\omega M) \cdot \dot{I}_2 = \dot{U}_1 & (1) \\ (R + j\omega M) \cdot \dot{I}_1 + (R + R_2 + j\omega L_2) \cdot \dot{I}_2 = \dot{U}_2 & (2) \end{cases}$$

$$Z = \begin{pmatrix} R + R_1 + j\omega L_1 & R + j\omega M \\ R + j\omega M & R + R_2 + j\omega L_2 \end{pmatrix}$$



II.8. Các phương pháp tính bộ số đặc trưng.

Ví dụ: Tính các bộ số của sơ đồ hình bên.

➤ **Tính bộ A.**

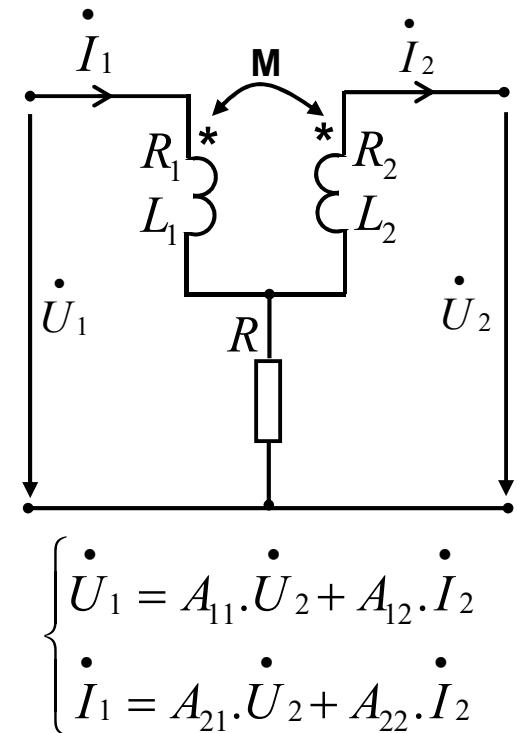
$$\text{Từ phương trình (2): } \rightarrow \dot{I}_1 = \frac{1}{Z_{21}} \cdot \dot{U}_2 - \frac{Z_{22}}{Z_{21}} \cdot \dot{I}_2 \rightarrow \begin{cases} A_{21} = \frac{1}{Z_{21}} \\ A_{22} = -\frac{Z_{22}}{Z_{21}} \end{cases}$$

Thay vào phương trình (1):

$$\dot{U}_1 = Z_{11} \cdot \left(\frac{1}{Z_{21}} \cdot \dot{U}_2 - \frac{Z_{22}}{Z_{21}} \cdot \dot{I}_2 \right) + Z_{12} \cdot \dot{I}_2 = \frac{Z_{11}}{Z_{21}} \dot{U}_2 + \left(Z_{12} + \frac{Z_{11} \cdot Z_{22}}{Z_{21}} \right) \cdot \dot{I}_2$$

$$\rightarrow \begin{cases} A_{11} = \frac{Z_{11}}{Z_{21}} \\ A_{12} = Z_{12} - \frac{Z_{11} \cdot Z_{22}}{Z_{21}} \end{cases}$$

$$A = \begin{pmatrix} \frac{Z_{11}}{Z_{21}} & Z_{12} - \frac{Z_{11} \cdot Z_{22}}{Z_{21}} \\ \frac{1}{Z_{21}} & -\frac{Z_{22}}{Z_{21}} \end{pmatrix}$$



II.8. Các phương pháp tính bộ số đặc trưng.

Ví dụ: Tính các bộ số của sơ đồ hình bên.

➤ **Tính bộ H.**

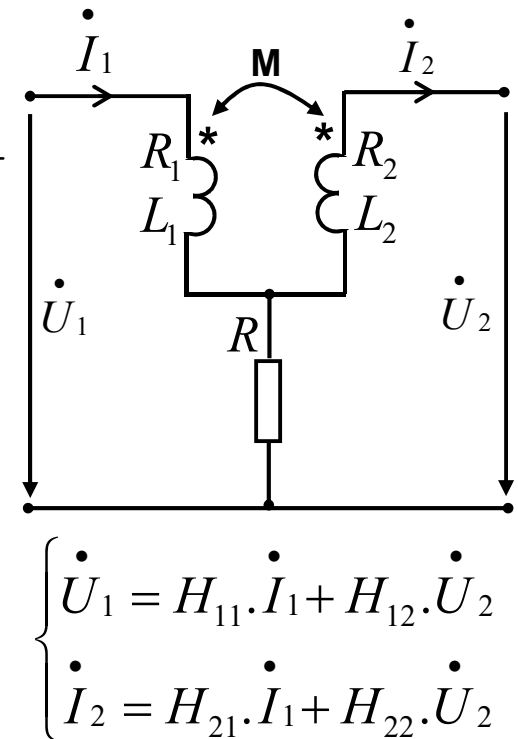
$$\text{Từ phương trình (2): } \rightarrow \dot{I}_2 = \frac{1}{Z_{22}} \cdot \dot{U}_2 - \frac{Z_{21}}{Z_{22}} \cdot \dot{I}_1 \rightarrow \begin{cases} H_{21} = -\frac{Z_{21}}{Z_{22}} \\ H_{22} = \frac{1}{Z_{22}} \end{cases}$$

Thay vào phương trình (1):

$$\dot{U}_1 = Z_{11} \cdot \dot{I}_1 + \frac{Z_{12}}{Z_{22}} \cdot (\dot{U}_2 - Z_{21} \cdot \dot{I}_1) = \left(Z_{11} - \frac{Z_{21} \cdot Z_{12}}{Z_{22}} \right) \cdot \dot{I}_1 + \frac{Z_{12}}{Z_{22}} \cdot \dot{U}_2$$

$$\rightarrow \begin{cases} H_{11} = Z_{11} - \frac{Z_{12} \cdot Z_{21}}{Z_{22}} \\ H_{12} = \frac{Z_{12}}{Z_{22}} \end{cases}$$

$$H = \begin{pmatrix} Z_{11} - \frac{Z_{12} \cdot Z_{21}}{Z_{22}} & \frac{Z_{12}}{Z_{22}} \\ -\frac{Z_{21}}{Z_{22}} & \frac{1}{Z_{22}} \end{pmatrix}$$





LÝ THUYẾT MẠCH ĐIỆN 1

Chương 7: Mạng hai cửa tuyến tính

I. Khái niệm.

II. Mô hình toán học mạng hai cửa - Phương pháp tính bộ số

III. Tính chất mạng 2 cửa tuyến tính tương hỗ.

IV. Hàm truyền đạt dòng - áp. Tổng trở vào mạng hai cửa. Vấn đề hòa hợp nguồn - tải bằng mạng hai cửa.

V. Mạng hai cửa phi hỗ.

VI. Khuếch đại thuật toán.

III. Tính chất mạng 2 cửa tuyến tính tương hỗ.

- Mạng 2 cửa là tuyến tính tương hỗ khi và chỉ khi:

$$\det A = \pm 1$$

$$Z_{12} = \pm Z_{21}$$

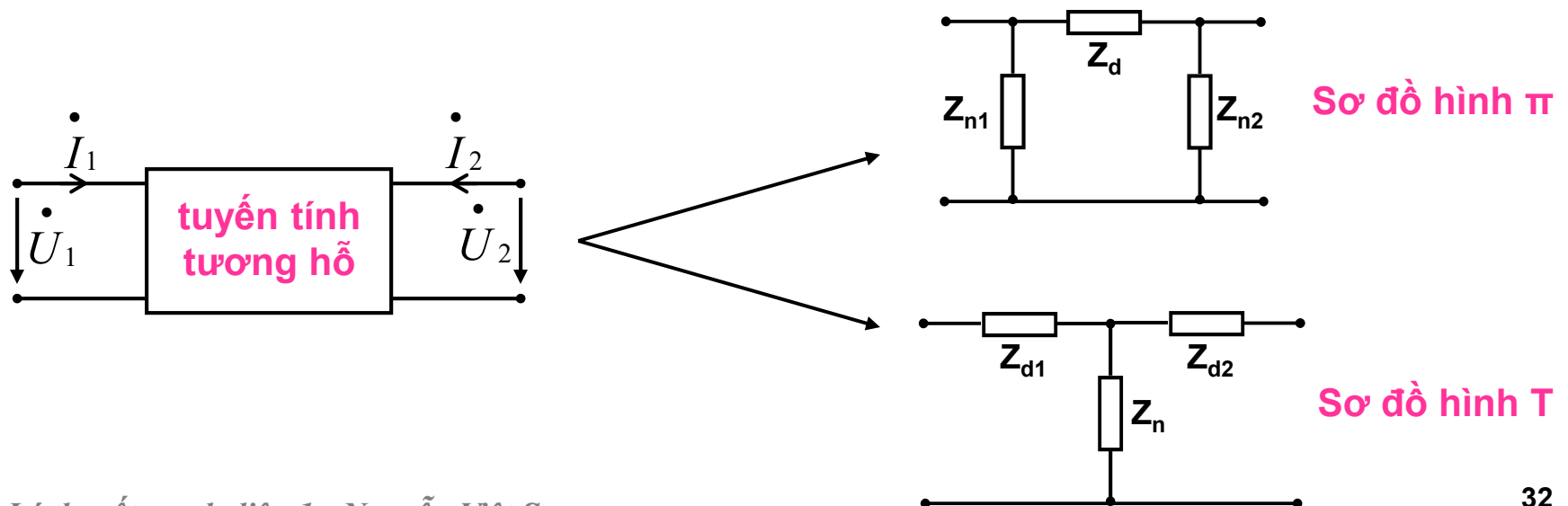
$$H_{12} = -H_{21}$$

$$\det B = \pm 1$$

$$Y_{12} = \pm Y_{21}$$

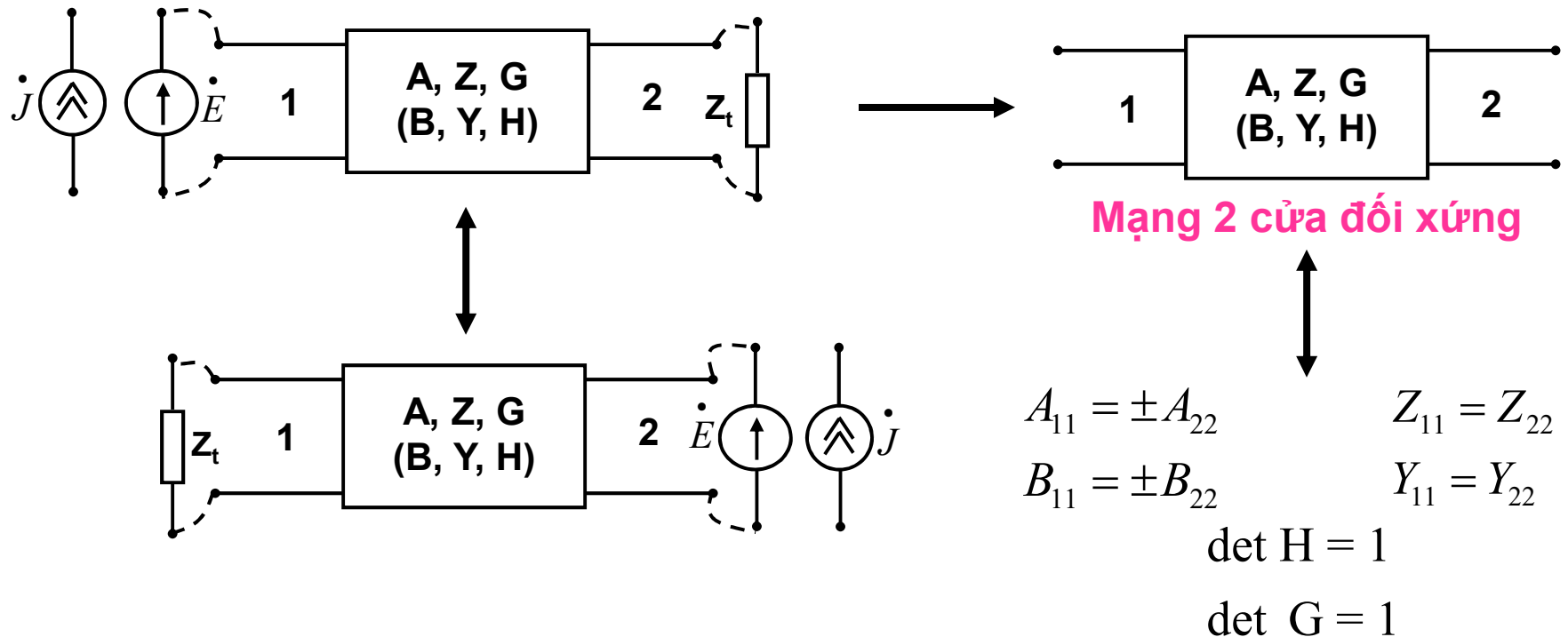
$$G_{12} = -G_{21}$$

- Bộ số của mạng 2 cửa tuyến tính tương hỗ luôn có 1 ràng buộc \rightarrow mạch chỉ có 3 thông số độc lập tuyến tính \rightarrow **Sơ đồ tương đương của mạng 2 cửa tuyến tính tương hỗ gồm 3 phần tử mắc theo sơ đồ hình T (π)**



III. Tính chất mạng 2 cửa tuyến tính tương hỗ.

- **Mạng 2 cửa đối xứng** là mạng 2 cửa khi thay đổi chiều truyền đặt trên các cửa, tính chất và phương trình truyền đặt vẫn không thay đổi.



- **Mạng 2 cửa tuyến tính tương hỗ & đối xứng → chỉ có 2 thông số độc lập tuyến tính → Sơ đồ gồm 02 phần tử**



LÝ THUYẾT MẠCH ĐIỆN 1

Chương 7: Mạng hai cửa tuyến tính

I. Khái niệm.

II. Mô hình toán học mạng hai cửa - Phương pháp tính bộ số.

III. Tính chất mạng 2 cửa tuyến tính tương hỗ.

IV. Hàm truyền đạt dòng - áp. Tổng trở vào mạng hai cửa. Vấn đề hòa hợp nguồn và tải bằng mạng hai cửa.

IV.1. Hàm truyền đạt dòng áp.

IV.2. Tổng trở vào mạng hai cửa.

IV.3. Tổng trở vào ngắn mạch và hở mạch

IV.4. Vấn đề hòa hợp nguồn và tải bằng mạng hai cửa.

V. Mạng hai cửa phi hỗ.

VI. Khuếch đại thuật toán.

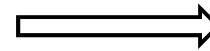


Chương 7: Mạng hai cửa tuyến tính

IV.1. Hàm truyền đạt dòng - áp.

➤ Đối với các hệ thống truyền tin, đo lường, điều khiển, chỉ quan tâm:

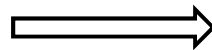
- ❖ Trạng thái dòng, áp trên mỗi cửa
- ❖ Truyền đạt năng lượng giữa các cửa



**tính & xét hàm
truyền đạt**

➤ Xét mạng 2 cửa tuyến tính, không nguồn:

- ❖ Cửa 1 nối nguồn
- ❖ Cửa 2 nối tải



**Truyền tín hiệu, năng
lượng từ nguồn đến tải**

❖ Hàm truyền đạt điện áp: $K_U = \frac{\dot{U}_2}{\dot{U}_1}$

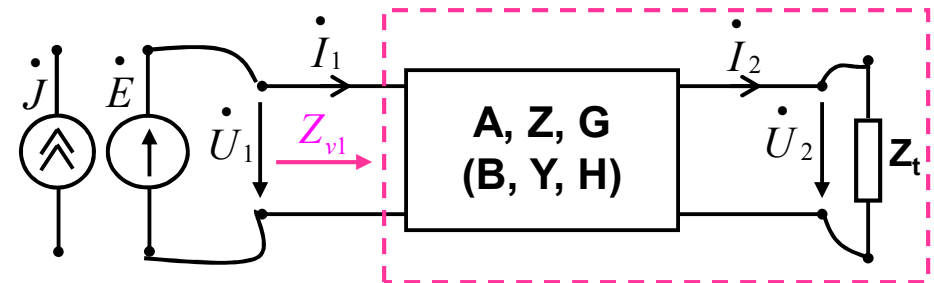
❖ Hàm truyền đạt dòng điện: $K_I = \frac{\dot{I}_2}{\dot{I}_1}$

❖ Hàm truyền đạt công suất: $K_S = \frac{\tilde{S}_2}{\tilde{S}_1}$

Chương 7: Mạng hai cửa tuyến tính

IV.2. Tổng trở vào của mạng 2 cửa.

- Quá trình năng lượng/tín hiệu đưa vào một cửa và truyền đến tải có mô hình tương tự khi xét mô hình mạng một cửa trao đổi năng lượng/tín hiệu với tải.
- Quá trình trên cửa đặc trưng bởi cặp dòng – áp \rightarrow đặc trưng bởi một hàm Z_v (hoặc Y_v).



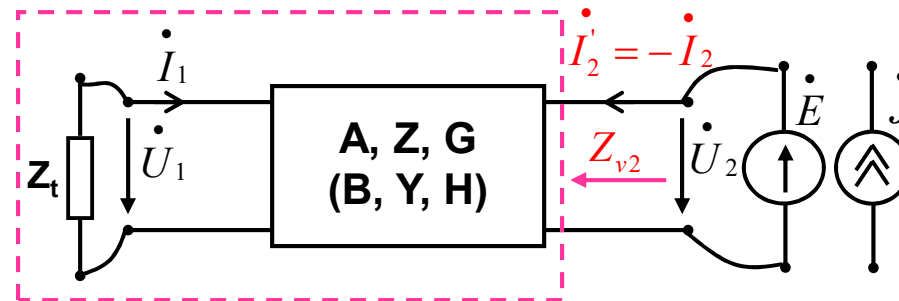
❖ Mạng 2 cửa truyền đạt như hình vẽ được mô tả bởi hàm tổng trở vào.

$$Z_{v1} = \frac{\dot{U}_1}{\dot{I}_1} = \frac{A_{11} \cdot \dot{U}_2 + A_{12} \cdot \dot{I}_2}{A_{21} \cdot \dot{U}_2 + A_{22} \cdot \dot{I}_2} \xrightarrow{\dot{U}_2 = Z_t \cdot \dot{I}_2} \boxed{Z_{v1} = \frac{A_{11} \cdot Z_t + A_{12}}{A_{21} \cdot Z_t + A_{22}}}$$

\rightarrow Mạng 2 cửa thực hiện phép biến đổi tổng trở $Z_t \rightarrow Z_{v1}$.

Chương 7: Mạng hai cửa tuyến tính

IV.2. Tổng trở vào của mạng 2 cửa.



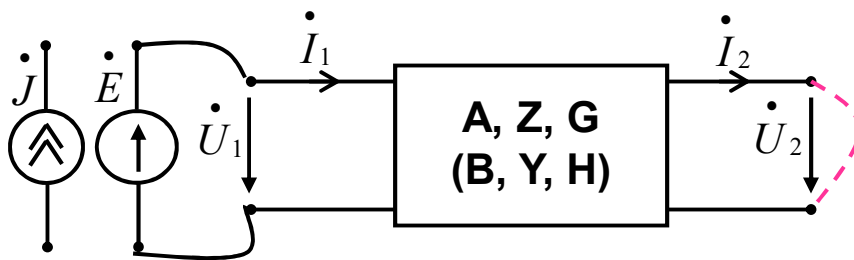
- ❖ Xét mạng 2 cửa truyền đạt từ cửa 2 đến $Z_t \rightarrow$ quá trình năng lượng, tín hiệu ở cửa 2 đặc trưng bởi hàm tổng trở vào cửa 2.

$$Z_{v2} = \frac{\dot{U}_2}{\dot{I}_2'} = \frac{-\dot{U}_2}{\dot{I}_2} = \frac{-A_{22} \cdot \dot{U}_1 + A_{12} \cdot \dot{I}_1}{-A_{21} \cdot \dot{U}_1 + A_{11} \cdot \dot{I}_1} \xrightarrow{\dot{U}_1 = -Z_t \cdot \dot{I}_1} \boxed{Z_{v2} = \frac{A_{22} \cdot Z_t + A_{12}}{A_{21} \cdot Z_t + A_{11}}}$$

\rightarrow Mạng 2 cửa thực hiện phép biến đổi tổng trở $Z_t \rightarrow Z_{v2}$.

IV.3. Tổng trở vào ngắn mạch và hở mạch.

- Xét tải ngắn mạch (hở mạch) → trên cửa 2 chỉ còn một tín hiệu (điện áp hoặc dòng điện) → tổng trở vào là những hàm đặc trưng riêng của mạng 2 cửa.

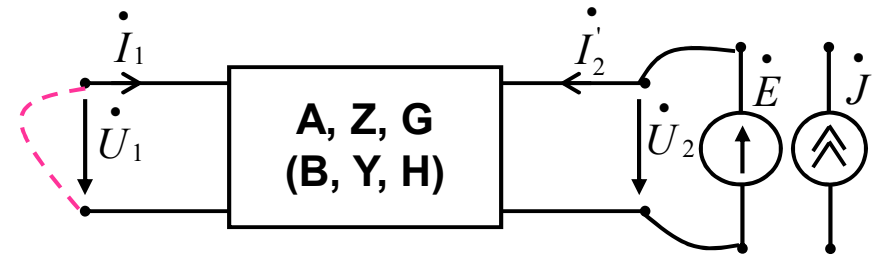


❖ Xét cửa 2 hở mạch: $\dot{I}_2 = 0$

$$Z_{1ho} = \frac{A_{11} \cdot \dot{U}_2 + A_{12} \cdot \dot{I}_2}{A_{21} \cdot \dot{U}_2 + A_{22} \cdot \dot{I}_2} = \frac{A_{11}}{A_{21}}$$

❖ Xét cửa 2 ngắn mạch: $\dot{U}_2 = 0$

$$Z_{1ng} = \frac{A_{11} \cdot \dot{U}_2 + A_{12} \cdot \dot{I}_2}{A_{21} \cdot \dot{U}_2 + A_{22} \cdot \dot{I}_2} = \frac{A_{12}}{A_{22}}$$



❖ Xét cửa 1 hở mạch: $\dot{I}_1 = 0$

$$Z_{2ho} = \frac{-A_{22} \cdot \dot{U}_1 + A_{12} \cdot \dot{I}_1}{-A_{21} \cdot \dot{U}_1 + A_{11} \cdot \dot{I}_1} = \frac{A_{22}}{A_{21}}$$

❖ Xét cửa 1 ngắn mạch: $\dot{U}_1 = 0$

$$Z_{2ng} = \frac{-A_{22} \cdot \dot{U}_1 + A_{12} \cdot \dot{I}_1}{-A_{21} \cdot \dot{U}_1 + A_{11} \cdot \dot{I}_1} = \frac{A_{12}}{A_{11}}$$



Chương 7: Mạng hai cửa tuyến tính

IV.3. Tổng trở vào ngắn mạch và hở mạch.

- Các hàm $Z_{1hở}$, Z_{1ng} , $Z_{2hở}$, Z_{2ng} đặc trưng cho mạng 2 cửa cho phép tính giá trị các bộ số.

Ví dụ: Ta có thể tính bộ số A từ các giá trị của $Z_{1hở}$, Z_{1ng} , Z_{2ng} theo công thức sau.

$$A_{11} = \sqrt{\frac{Z_{1ng} \cdot Z_{1ho}}{Z_{2ng} \cdot (Z_{1ho} - Z_{1ng})}}$$

$$A_{12} = A_{11} \cdot Z_{2ng}$$

$$A_{21} = \frac{A_{11}}{Z_{1ho}}$$

$$A_{22} = \frac{A_{12}}{Z_{1ng}}$$

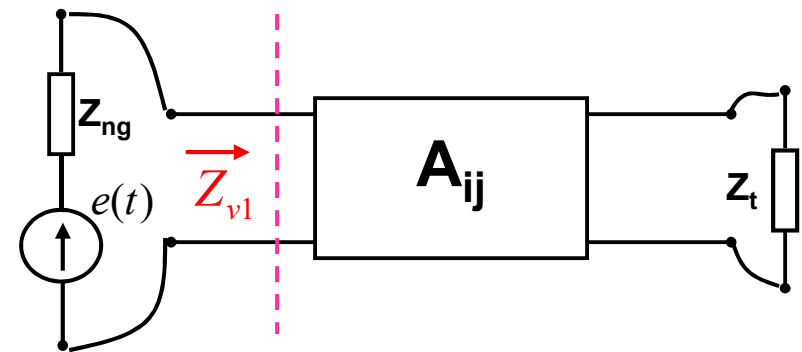
- Thực tế các công thức này thường được sử dụng khi thực hiện các phép đo giá trị tổng trở vào trên cửa trong các điều kiện ngắn mạch và hở mạch đối với mạng 2 cửa khi chưa biết sơ đồ.

IV.4. Vấn đề hòa hợp nguồn và tải bằng mạng 2 cửa.

- Điều kiện để truyền công suất lớn nhất từ nguồn đến tải:

$$Z_{ng} = \hat{Z}_t$$

- Thực tế, Z_{ng} và Z_t không thỏa mãn điều kiện hòa hợp \rightarrow cần *nối mạng 2 cửa để biến đổi tổng trở*.



- Chọn *mạng 2 cửa thuần kháng* của

- ❖ Có thông số:

$$Z_{v1} = \frac{A_{11} \cdot Z_t + A_{12}}{A_{21} \cdot Z_t + A_{22}} = \hat{Z}_{ng}$$

- ❖ Công suất cực đại:

$$P = \frac{E_{ng}^2}{4 \cdot R_{ng}}$$



LÝ THUYẾT MẠCH ĐIỆN 1

Chương 7: Mạng hai cửa tuyến tính

I. Khái niệm.

II. Mô hình toán học của mạng hai cửa - Phương pháp tính bộ số.

III. Tính chất mạng 2 cửa tuyến tính tương hỗ.

IV. Hàm truyền đạt dòng - áp. Tổng trở vào mạng hai cửa. Vấn đề hòa hợp nguồn và tải bằng mạng hai cửa.

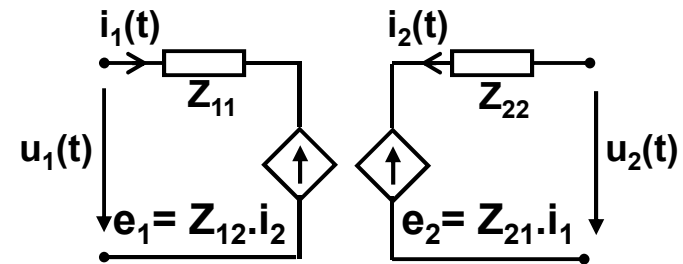
V. Mạng hai cửa phi hỗ.

VI. Khuếch đại thuật toán.

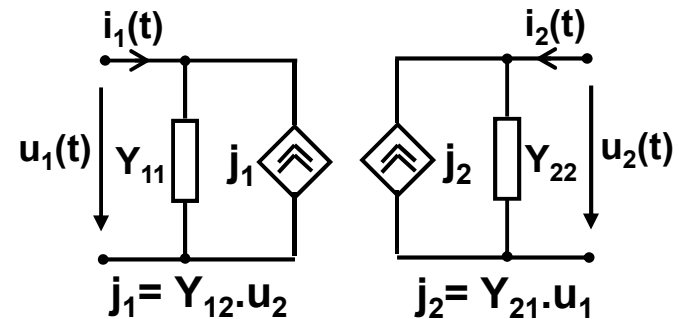
V. Mạng hai cửa phi hồi

- *Mạng hai cửa phi hồi là mạng hai cửa mà quan hệ giữa các biến dòng, áp trên các cửa không có quan hệ tương hỗ với nhau.*
- Các bộ số có 4 tham số độc lập tuyến tính → sơ đồ tương đương có 4 phần tử.
- *Sơ đồ 2 trở kháng + 2 nguồn bị điều khiển.*

❖ Xét bộ Z:
$$\begin{cases} u_1 = Z_{11} \cdot i_1 + Z_{12} \cdot i_2 \\ u_2 = Z_{21} \cdot i_1 + Z_{22} \cdot i_2 \end{cases}$$



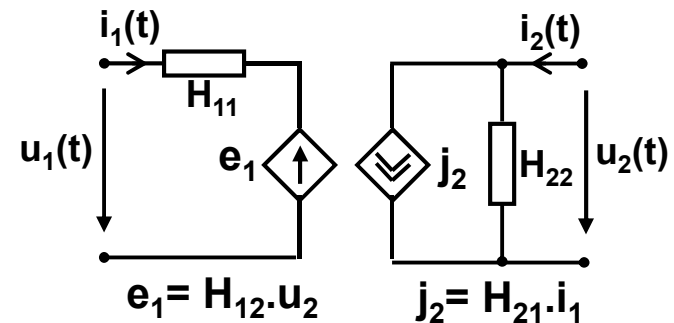
❖ Xét bộ Y:
$$\begin{cases} i_1 = Y_{11} \cdot u_1 + Y_{12} \cdot u_2 \\ i_2 = Y_{21} \cdot u_1 + Y_{22} \cdot u_2 \end{cases}$$



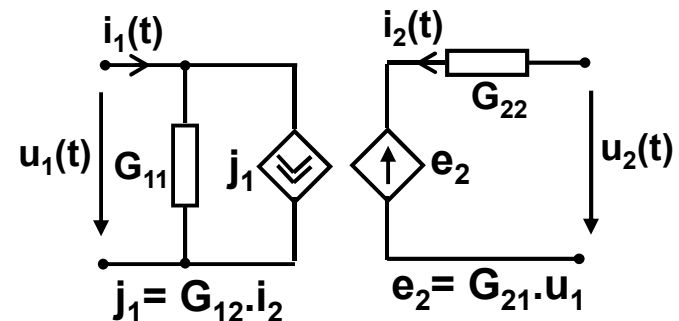
V. Mạng hai cửa phi hồi

➤ Sơ đồ 2 trở kháng + 2 nguồn bị điều khiển.

❖ Xét bộ H:
$$\begin{cases} u_1 = H_{11} \cdot i_1 + H_{12} \cdot u_2 \\ i_2 = H_{21} \cdot i_1 + H_{22} \cdot u_2 \end{cases}$$



❖ Xét bộ G:
$$\begin{cases} i_1 = G_{11} \cdot u_1 + G_{12} \cdot i_2 \\ u_2 = G_{21} \cdot u_1 + G_{22} \cdot i_2 \end{cases}$$



V. Mạng hai cửa phi hồi

➤ Sơ đồ 3 trở kháng + 1 nguồn bị điều khiển.

❖ Xét bộ Z:

$$\begin{cases} u_1 = Z_{11} \cdot i_1 + Z_{12} \cdot i_2 \\ u_2 = Z_{21} \cdot i_1 + Z_{22} \cdot i_2 \end{cases} \xleftrightarrow{Z_{21} = Z_{12} + Z_{\alpha}} \begin{cases} u_1 = Z_{11} \cdot i_1 + Z_{12} \cdot i_2 \\ u_2 = Z_{12} \cdot i_1 + Z_{22} \cdot i_2 + Z_{\alpha} \cdot i_1 \end{cases}$$

Sơ đồ hình T

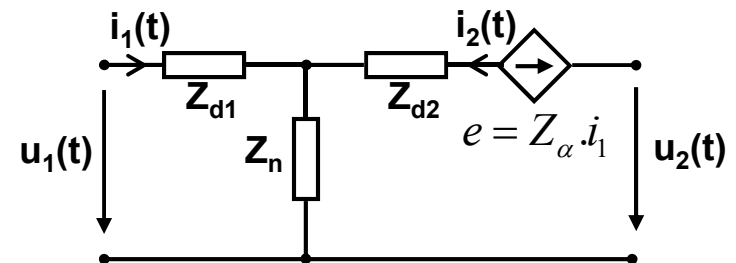
→ tính được Z_{d1} , Z_{d2} , Z_n theo công thức:

$$Z_n = Z_{12}$$

$$Z_{d2} = Z_{22} - Z_{12}$$

$$Z_{d1} = Z_{11} - Z_{12}$$

$$Z_{\alpha} = Z_{21} - Z_{12}$$



V. Mạng hai cửa phi hồi

➤ **Sơ đồ 3 trở kháng + 1 nguồn bị điều khiển.**

❖ Xét bộ Y:

$$\begin{cases} i_1 = Y_{11}.u_1 + Y_{12}.u_2 \\ i_2 = Y_{21}.u_1 + Y_{22}.u_2 \end{cases} \quad Y_{21} = Y_{12} + Y_{\alpha} \quad \begin{cases} i_1 = Y_{11}.u_1 + Y_{12}.u_2 \\ i_2 = Y_{12}.u_1 + Y_{22}.u_2 + Y_{\alpha}.u_1 \end{cases}$$

Sơ đồ hình π

→ tính Y_{n1} , Y_{n2} , và Y_d theo công thức:

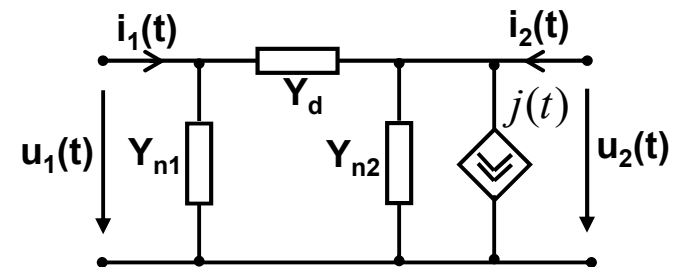
$$Y_d = -Y_{12}$$

$$Y_{n2} = Y_{22} + Y_{12}$$

$$Y_{n1} = Y_{11} + Y_{12}$$

$$Y_{\alpha} = Y_{21} - Y_{12}$$

$$j(t) = Y_{\alpha}.u_1(t)$$





LÝ THUYẾT MẠCH ĐIỆN 1

Chương 7: Mạng hai cửa tuyến tính

I. Khái niệm.

II. Mô hình toán học của mạng hai cửa - Phương pháp tính bộ số.

III. Tính chất mạng 2 cửa tuyến tính tương hỗ.

IV. Hàm truyền đặt dòng - áp. Tổng trở vào mạng hai cửa. Vấn đề hòa hợp nguồn và tải bằng mạng hai cửa.

V. Mạng hai cửa phi hỗ.

VI. Khuếch đại thuật toán.

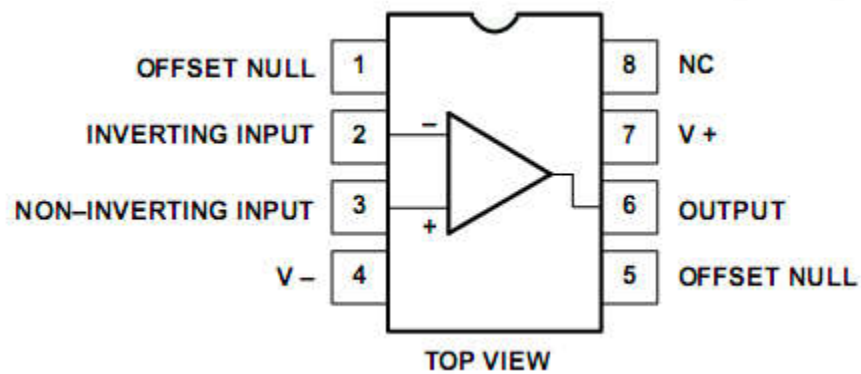
VI. Khuếch đại thuật toán

1. Khái niệm

➤ *Khuếch đại thuật toán (Operational Amplifier – OP AMP) là một phần tử phức hợp của mạch điện, có 2 cửa ngõ, cho phép thực hiện các phép toán: cộng, trừ, nhân, chia, vi phân, tích phân*

➤ Các chân tín hiệu của OP AMP:

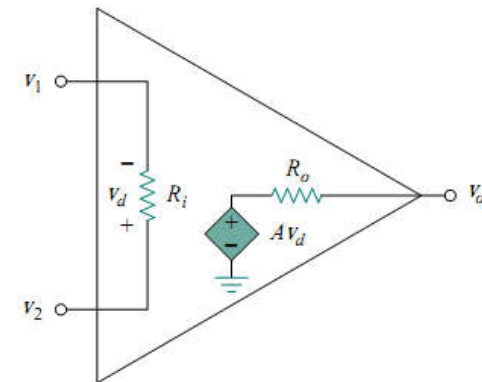
- ❖ Đầu vào đảo (2)
- ❖ Đầu vào không đảo (3)
- ❖ Đầu ra (6)
- ❖ Nguồn cung cấp (4, 7)



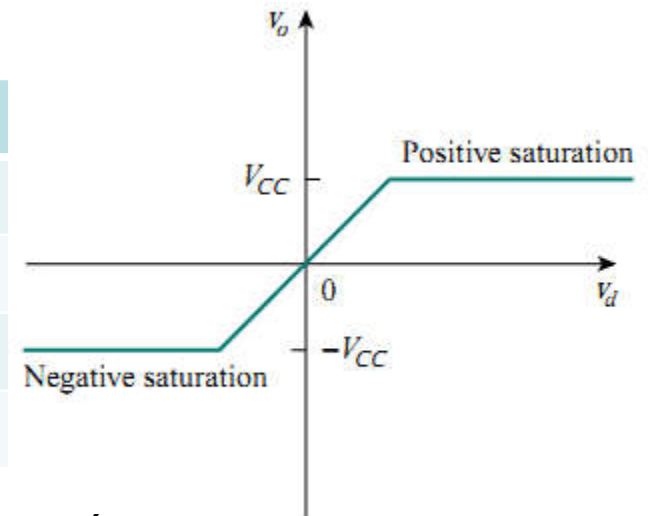
VI. Khuếch đại thuật toán

2. Sơ đồ tương đương.

- R_i : Điện trở vào.
- Nguồn áp bị điều khiển $A.V_d$
- R_o : Điện trở ra
- Điện áp ra: $V_o = A.(V_2 - V_1)$ A : hệ số khuếch đại vòng hở (*open loop gain*)



Thông số	Giá trị thực	Giá trị lý tưởng
Hệ số khuếch đại vòng hở, A	$10^5 - 10^8$	∞
Điện trở vào, R_i	$10^6 - 10^{13} \Omega$	$\infty \Omega$
Điện trở ra, R_o	$10 - 100 \Omega$	0Ω
Nguồn cung cấp, V_{cc}	$5 - 24 \text{ V}$	--



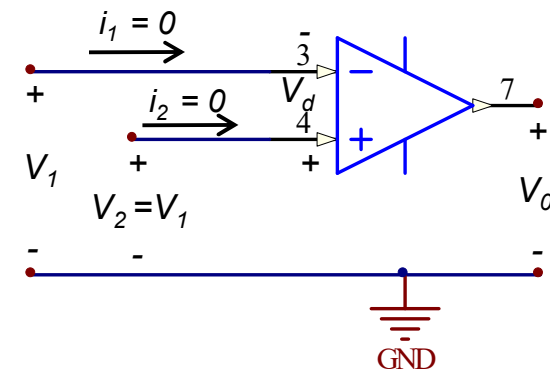
Chế độ làm việc của OP APM

VI. Khuếch đại thuật toán

3. Khuếch đại thuật toán lý tưởng.

➤ **OP AMP lý tưởng:**

- ❖ Hệ số khuếch đại vòng hở $A = \infty$
- ❖ $R_o = 0$
- ❖ $R_i = \infty$



➤ **Tính chất cơ bản của OP AMP lý tưởng:**

- ❖ Dòng điện tại cửa vào bằng 0: $i_1 = i_2 = 0$
- ❖ Điện áp vi sai giữa 2 cửa vào bằng 0: $V_2 = V_1$

VI. Khuếch đại thuật toán

3. Khuếch đại thuật toán lý tưởng.

➤ Ví dụ: Cho OP AMP lý tưởng. Tính hệ số khuếch đại điện áp V_0/V_S . Tính dòng điện i_0 nếu $V_S = 1V$

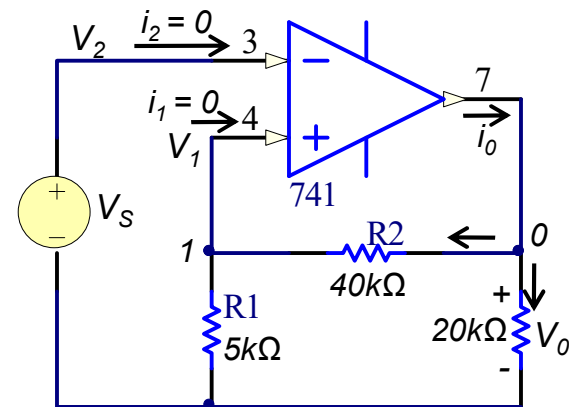
➤ Vì OP AMP là lý tưởng, ta có

❖ $i_1 = 0 \rightarrow R_1$ mắc nối tiếp với R_2

$$V_1 = \frac{V_0}{R_1 + R_2} R_1 = \frac{V_0}{9}$$

➤ Vậy ta có: $V_S = \frac{V_0}{9} \rightarrow \frac{V_0}{V_S} = 9$

➤ Áp dụng luật K1 tại nút 0: $i_0 = \frac{V_0}{R_1 + R_2} + \frac{V_0}{20 \cdot 10^3} \xrightarrow{V_S=1} \begin{cases} V_0 = 9V \\ i_0 = 0,65mA \end{cases}$



VI. Khuếch đại thuật toán

4. Khuếch đại đảo.

➤ Áp dụng luật K1 tại nút 1:

$$i_1 = i_2 \rightarrow \frac{V_i - V_1}{R_1} = \frac{V_1 - V_0}{R_2} \rightarrow \frac{V_i}{R_1} = -\frac{V_0}{R_2} \rightarrow V_0 = -\frac{R_2}{R_1} V_i$$

➤ Do OP AMP lý tưởng: $V_1 = V_2$

➤ **Chú ý:**

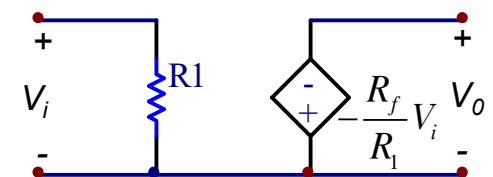
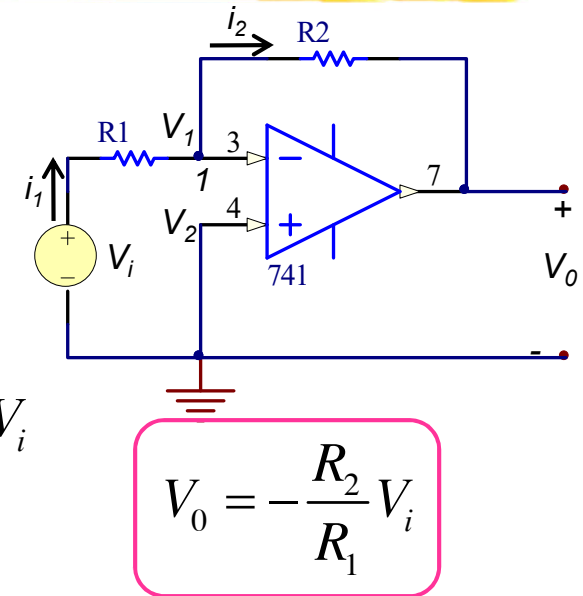
❖ Hệ số khuếch đại $A_V = -\frac{R_2}{R_1}$ phụ thuộc vào điện trở nối ngoài OP AMP.

❖ **Đặc điểm nhận dạng mạch KĐ đảo:**

❖ Tín hiệu đưa vào chân đảo

❖ Phản hồi âm

❖ Mạch KĐ đảo thường dùng trong bộ biến đổi dòng - áp.



VI. Khuếch đại thuật toán

4. Khuếch đại đảo

Ví dụ: Tính điện áp V_O và dòng điện chảy qua điện trở R_1 và R_2 nếu $v_i = 0,5V$

- Áp dụng công thức của mạch khuếch đại đảo

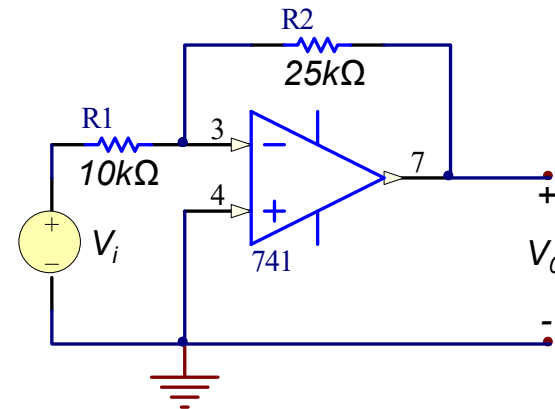
$$V_O = -\frac{R_2}{R_1} \cdot V_i = -\frac{25}{10} \cdot 0,5 = -1,25V$$

- Dòng điện chảy qua điện trở R_1

$$i_{R1} = \frac{V_i - 0}{R_1} = \frac{0,5}{10 \cdot 10^3} = 50\mu A$$

- Dòng điện chảy qua điện trở R_2

$$i_{R2} = \frac{V_O - 0}{R_2} = \frac{-1,25}{25 \cdot 10^3} = -50\mu A$$



VI. Khuếch đại thuật toán

4. Khuếch đại đảo

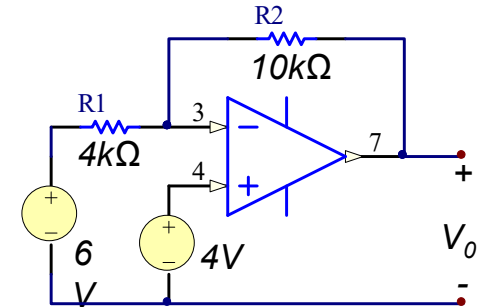
Ví dụ: Tính giá trị điện áp V_O

➤ Áp dụng luật K1 tại nút 3:

$$\frac{6 - V_3}{R_1} = \frac{V_3 - V_O}{R_2} \rightarrow \frac{6 - V_3}{4} = \frac{V_3 - V_O}{10}$$

➤ Vì khuếch đại thuật toán lý tưởng, ta có $V_3 = V_4 = 4V$

$$\rightarrow \frac{6 - 4}{4} = \frac{4 - V_O}{10} \rightarrow V_O = -1V$$



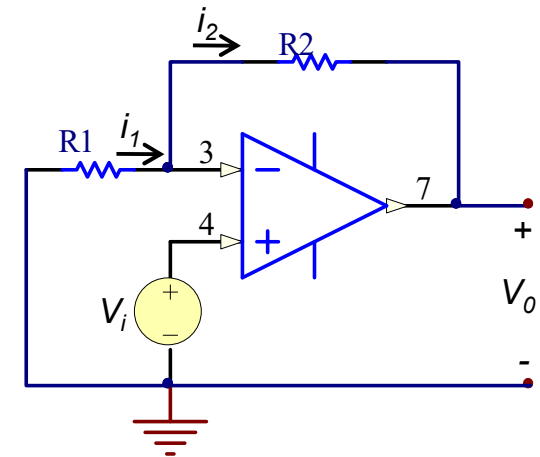
VI. Khuếch đại thuật toán

5. Khuếch đại không đảo

➤ Khuếch đại thuật toán không đảo là mạch khuếch đại cung cấp hệ số khuếch đại dương:

❖ Tín hiệu điện áp vào V_i được cấp tại chân không đảo của OP AMP.

❖ Mạch có phản hồi âm.



$$i_1 = i_2 \rightarrow \frac{0 - V_3}{R_1} = \frac{V_3 - V_0}{R_2} \rightarrow \frac{-V_i}{R_1} = \frac{V_i - V_0}{R_2} \rightarrow V_0 = \left(1 + \frac{R_2}{R_1}\right) V_i$$

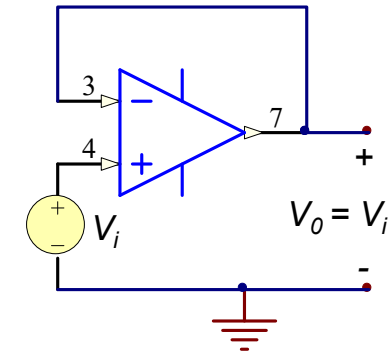
$$V_3 = V_4 = V_i$$

VI. Khuếch đại thuật toán

5. Khuếch đại không đảo

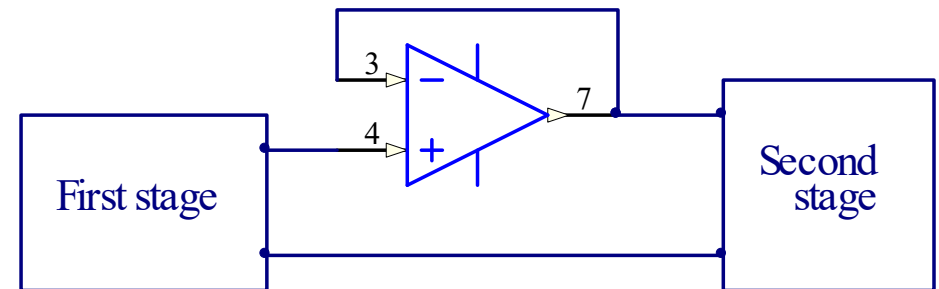
➤ Chú ý:

- ❖ Nếu $R_2 = 0$ hoặc $R_1 = \infty \rightarrow$ hệ số khuếch đại bằng 1
- ❖ Mạch *lập điện áp* (*voltage follower*, hoặc *unity gain amplifier*)



➤ Tính chất:

- ❖ Trở kháng vào lớn
- ❖ Dùng nối tầng để cách ly 2 phần của mạch điện (*buffer*).
- ❖ Giảm thiểu sự ảnh hưởng giữa 2 tầng khác nhau của mạch điện, tránh sự ảnh hưởng qua lại giữa các tầng.



Mạch lập điện áp dùng để cách ly giữa 2 tầng của mạch điện

VI. Khuếch đại thuật toán

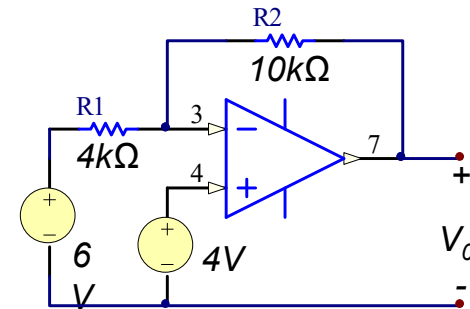
5. Khuếch đại không đảo

Ví dụ: Tính điện áp V_o

➤ Áp dụng tính chất tuyến tính: $V_o = V_{o1} + V_{o2}$

❖ V_{o1} là điện áp do nguồn 6V tạo ra

❖ V_{o2} là điện áp do nguồn 4V tạo ra



➤ Tính V_{o1} : Ta có mạch khuếch đại đảo $V_{o1} = -\frac{R_2}{R_1} 6 = -\frac{10}{4} 6 = -15V$

➤ Tính V_{o2} : Ta có mạch khuếch đại không đảo $V_{o2} = \left(1 + \frac{R_2}{R_1}\right) 4 = \left(1 + \frac{10}{4}\right) 4 = 14V$

➤ Tổng hợp nghiệm: $V_o = V_{o1} + V_{o2} = -1V$



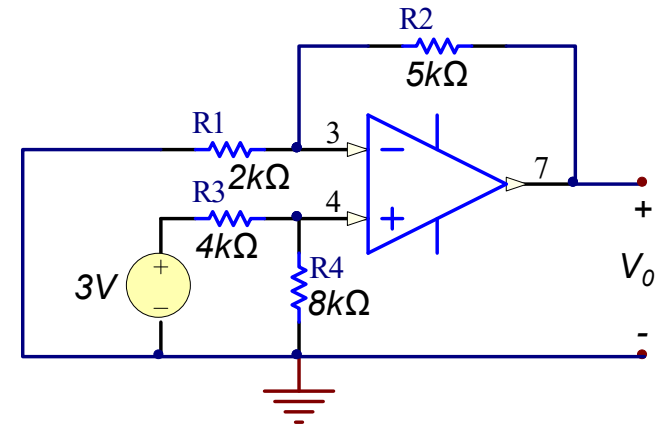
Chương 7: Mạng hai cửa tuyến tính



VI. Khuếch đại thuật toán

5. Khuếch đại không đảo

Ví dụ: Tính điện áp V_o



VI. Khuếch đại thuật toán

5. Khuếch đại không đảo

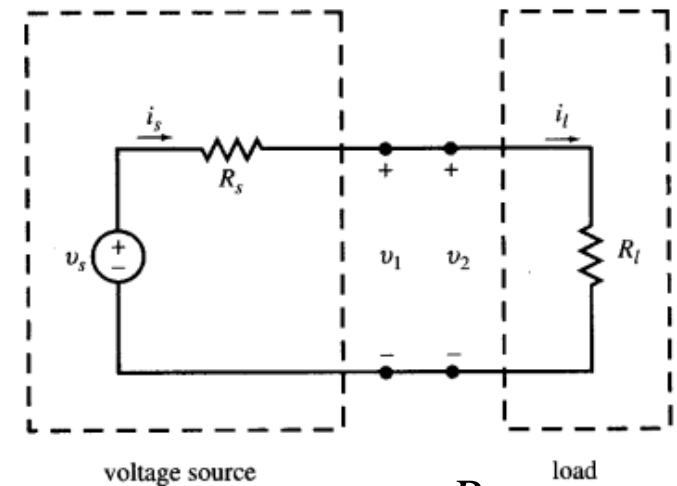
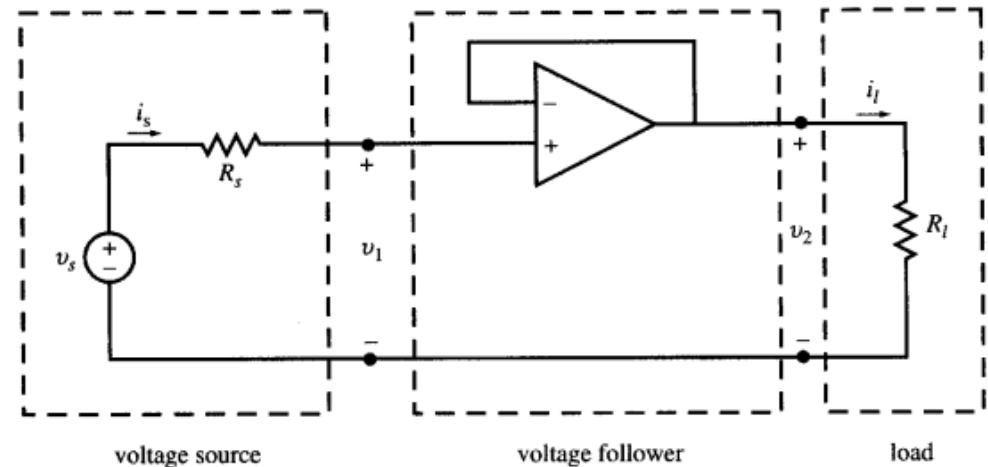
Ví dụ: Tính i_S , v_1 , v_2 , i_l . So sánh với trường hợp nguồn và tải nối trực tiếp.

- Áp dụng tính chất OP AMP lí tưởng:

$$i_S = 0; \quad v_1 = v_2 = v_S; \quad i_l = \frac{v_S}{R_l}$$

- Mạch lập điện áp **không tiêu tốn công suất của nguồn v_S**
- Mạch lập điện áp truyền tín hiệu, công suất từ nguồn đến tải nhưng **không gây tổn hao** (dòng điện trên tải được cấp bởi OP AMP).

- **Cách ly nguồn và tải**



$$i_S = i_l = \frac{v_S}{R_l + R_S}; \quad v_1 = v_2 = \frac{R_l}{R_l + R_S} v_S$$

VI. Khuếch đại thuật toán

6. Mạch cộng điện áp

➤ *Mạch cộng điện áp là mạch OP AMP trong đó điện áp đầu ra là tổng của các giá trị điện áp đầu vào theo các giá trị trọng số.*

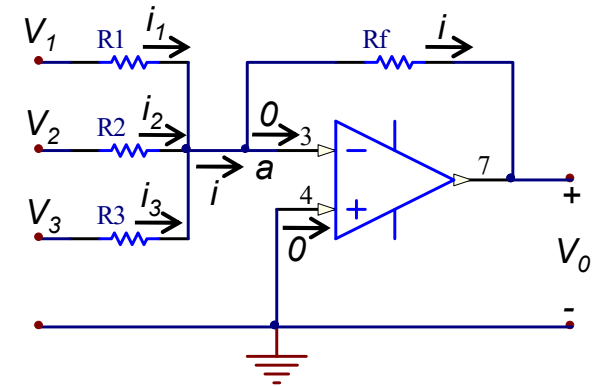
➤ *Mạch cộng điện áp là một mạch khuếch đại đảo với nhiều đầu vào*

➤ Áp dụng luật K1 tại nút 0 ta có:

$$i = i_1 + i_2 + i_3 \rightarrow \frac{V_a - V_o}{R_f} = \frac{V_1 - V_a}{R_1} + \frac{V_2 - V_a}{R_2} + \frac{V_3 - V_a}{R_3}$$

➤ Vì khuếch đại thuật toán lý tưởng $V_a = 0$

$$\rightarrow V_o = - \left(\frac{R_f}{R_1} V_1 + \frac{R_f}{R_2} V_2 + \frac{R_f}{R_3} V_3 \right)$$



VI. Khuếch đại thuật toán

6. Mạch cộng điện áp

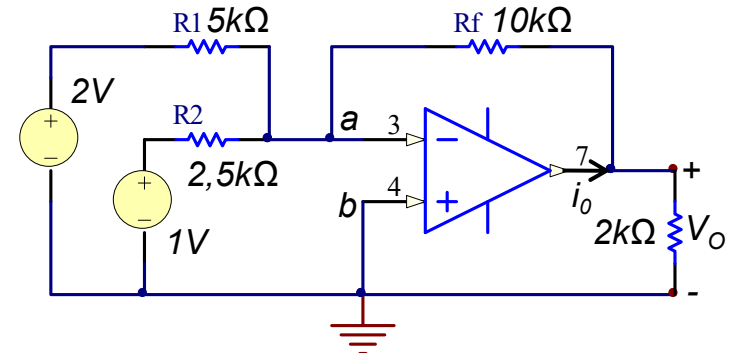
Ví dụ: Tính giá trị V_o và i_o

- Áp dụng công thức tính của mạch cộng điện áp

$$V_o = -\left(\frac{R_f}{R_1} V_1 + \frac{R_f}{R_2} V_2\right) = -\left(\frac{10}{5} \cdot 2 + \frac{10}{2,5}\right) = -8V$$

- Áp dụng luật K1 tại cửa ra của OP AMP, ta có:

$$i_o = \frac{V_o - V_a}{10} + \frac{V_o - V_b}{2} = \frac{-8}{10} + \frac{-8}{2} = -4,8mA$$



VI. Khuếch đại thuật toán

7. Mạch khuếch đại vi sai

- *Mạch khuếch đại vi sai là mạch OP AMP cho phép khuếch đại điện áp vi sai giữa hai đầu vào và triệt tiêu các tín hiệu đồng pha giữa chúng.*

- Áp dụng luật K1 tại nút a:

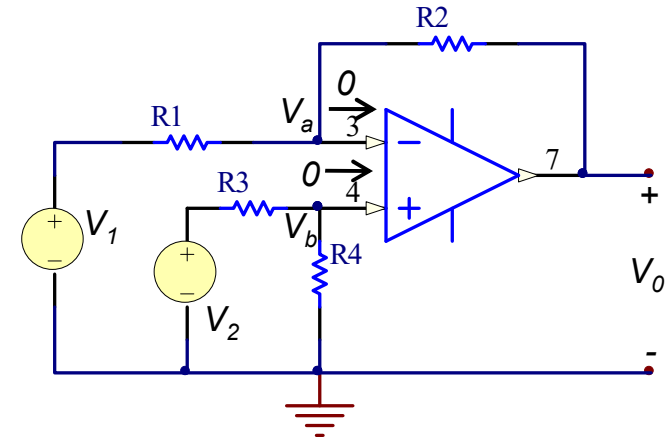
$$\frac{V_1 - V_a}{R_1} = \frac{V_a - V_0}{R_2} \rightarrow V_0 = \left(\frac{R_2}{R_1} + 1 \right) V_a - \frac{R_2}{R_1} V_1$$

- Áp dụng luật K1 tại nút b

$$\frac{V_2 - V_b}{R_3} = \frac{V_b}{R_4} \rightarrow V_b = \frac{R_4}{R_3 + R_4} V_2$$

- Vì OP AMP lí tưởng $V_a = V_b$

$$V_0 = \left(\frac{R_2}{R_1} + 1 \right) \frac{R_3}{R_3 + R_4} V_2 - \frac{R_2}{R_1} V_1 \rightarrow V_0 = \frac{R_2}{R_1} \frac{\left(1 + \frac{R_1}{R_2} \right)}{\left(1 + \frac{R_3}{R_4} \right)} V_2 - \frac{R_2}{R_1} V_1$$



VI. Khuếch đại thuật toán

7. Mạch khuếch đại vi sai

➤ Nếu $\frac{R_1}{R_2} = \frac{R_3}{R_4}$ và $V_1 = V_2 \rightarrow V_O = 0$ (*triệt tiêu các tín hiệu vào đồng pha*)

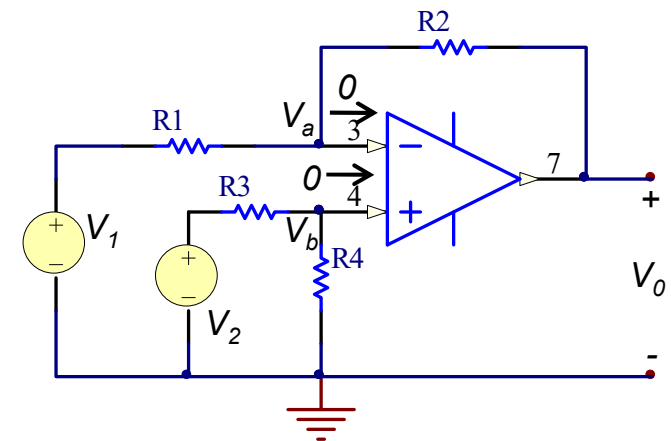
➤ Khi đó ta có: $\rightarrow V_O = \frac{R_2}{R_1}(V_2 - V_1)$

➤ Nếu $R_2 = R_1$, và $R_3 = R_4$

$$V_O = V_2 - V_1 \quad (\text{bộ trừ điện áp})$$

➤ Nhận xét:

- ❖ *Mạch khuếch đại vi sai có thể sử dụng để thiết kế mạch trừ điện áp*
- ❖ *Mạch khuếch đại vi sai thường được dùng trong các mạch khuếch đại đo lường (Instrumentation Amplifier (IA))*



VI. Khuếch đại thuật toán

7. Mạch khuếch đại vi sai

Ví dụ: Thiết kế mạch OP AMP với 2 đầu vào V_1 and V_2 trong đó $V_0 = -5V_1 + 3V_2$

➤ Cách 1: Sử dụng 1 OP AMP

❖ Biến đổi: $V_0 = -5V_1 + 3V_2 = 5\left(\frac{3}{5}V_2 - V_1\right)$

❖ Áp dụng công thức mạch khuếch đại vi sai: $V_0 = \frac{R_2}{R_1}(V_2 - V_1) \rightarrow \frac{R_2}{R_1} = 5$

❖ Mặt khác: $V_0 = \frac{R_2}{R_1} \frac{\left(1 + \frac{R_1}{R_2}\right)}{\left(1 + \frac{R_3}{R_4}\right)} V_2 - \frac{R_2}{R_1} V_1 = 5 \frac{\left(1 + \frac{1}{5}\right)}{\left(1 + \frac{R_3}{R_4}\right)} V_2 - 5V_1$

$\rightarrow \frac{\left(1 + \frac{1}{5}\right)}{\left(1 + \frac{R_3}{R_4}\right)} = \frac{3}{5} \rightarrow 2 = 1 + \frac{R_3}{R_4} \rightarrow R_3 = R_4$

❖ Chọn:

$$R_1 = 10k\Omega ; R_2 = 50k\Omega$$

$$R_3 = R_4 = 20k\Omega$$

VI. Khuếch đại thuật toán

7. Mạch khuếch đại vi sai

Ví dụ: Thiết kế mạch OP AMP với 2 đầu vào V_1 and V_2 trong đó $V_0 = -5V_1 + 3V_2$

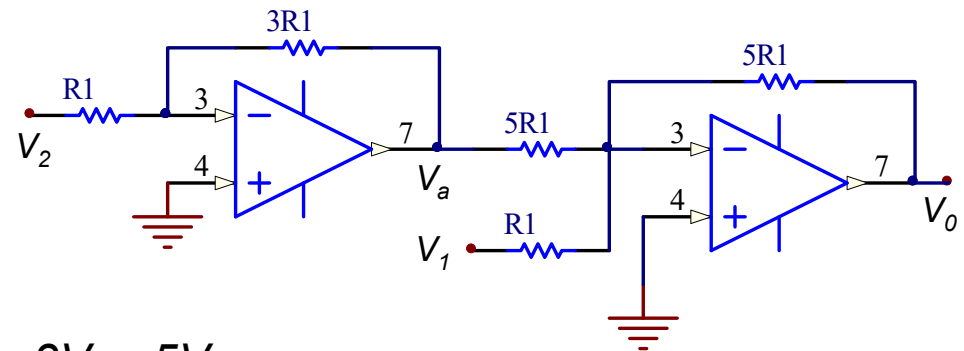
➤ *Cách 2: Sử dụng 02 OP AMP → khuếch đại đảo + mạch cộng điện áp.*

❖ Mạch cộng áp: $V_0 = -V_a - 5V_1$

❖ Mạch khuếch đại đảo: $V_a = -3V_2$

❖ Kết hợp 2 mạch khuếch đại: $V_0 = 3V_2 - 5V_1$

❖ Lựa chọn thông số thiết kế: $R_1 = 10k\Omega$;



VI. Khuếch đại thuật toán

7. Mạch khuếch đại vi sai

Ví dụ: Tính điện áp V_0 của mạch khuếch đại đo lường

- Vì OP AMP là lý tưởng, dòng điện i chỉ chảy qua 3 điện trở

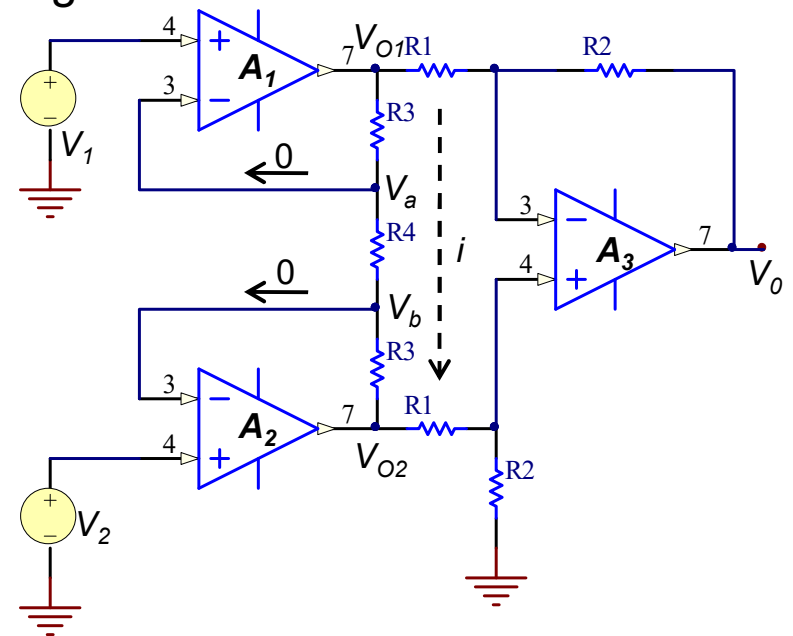
$$V_{01} - V_{02} = i(2R_3 + R_4)$$

- Mặt khác: $i = \frac{V_a - V_b}{R_4}$; $V_a = V_1$; $V_b = V_2$

- Do đó: $i = \frac{V_1 - V_2}{R_4}$

- Ta có công thức:

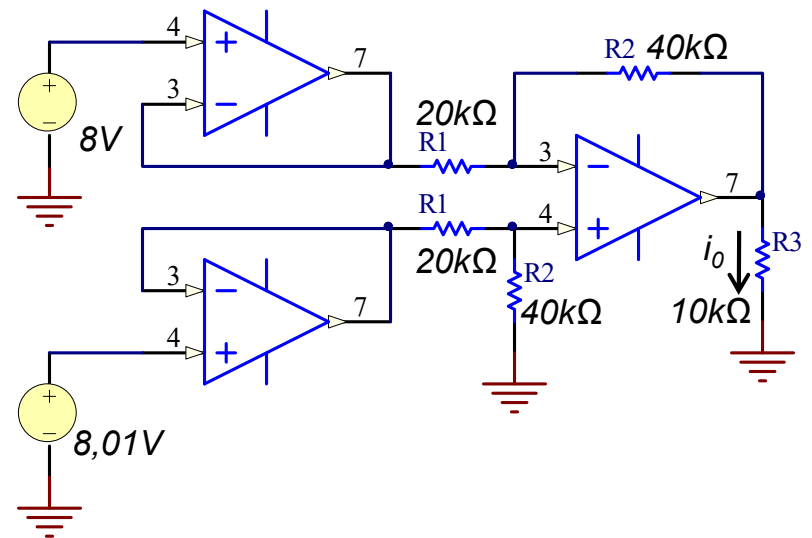
$$V_0 = \frac{R_2}{R_1} \left(1 + \frac{2R_3}{R_4} \right) (V_2 - V_1)$$



VI. Khuếch đại thuật toán

7. Mạch khuếch đại vi sai

Ví dụ: Tính giá trị i_o trong mạch khuếch đại đo lường



VI. Khuếch đại thuật toán

8. Mạch tích phân

➤ *Mạch tích phân là mạch OP AMP có đầu ra quan hệ tích phân với tín hiệu vào.*

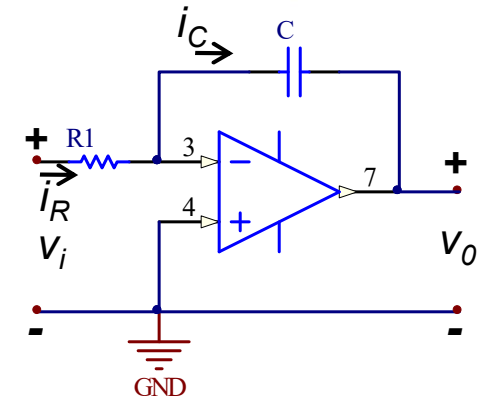
➤ Áp dụng luật K1 tại nút 3:

$$i_R = i_C \rightarrow \frac{v_i}{R} = i_R = i_C = -C \frac{dv_0}{dt} \rightarrow v_0(t) - v_0(0) = -\frac{1}{RC} \int_0^t v_i(t) dt$$

$$v_0(t) = -\frac{1}{RC} \int_0^t v_i(t) dt$$

➤ *Nhận xét:*

- ❖ Mạch tích phân thường có *điện trở phản hồi* để *giảm hệ số khuếch đại một chiều* và *tránh trạng thái bão hòa (saturation)*
- ❖ Mạch tích phân hoạt động trong vùng tuyến tính, tránh trạng thái bão hòa



VI. Khuếch đại thuật toán

8. Mạch vi phân

➤ *Mạch vi phân là mạch OP AMP trong đó đầu ra của mạch khuếch đại tỉ lệ tuyến tính với sự biến thiên của tín hiệu vào.*

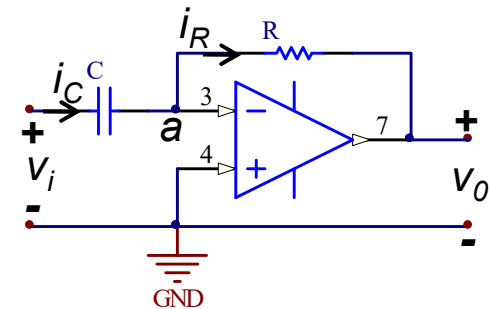
➤ Áp dụng luật K1 tại đỉnh a:

$$i_R = i_C \leftrightarrow -\frac{v_0}{R} = i_R = i_C = C \frac{dv_i}{dt}$$

$$v_0(t) = -RC \frac{dv_i}{dt}$$

➤ Nhận xét:

- ❖ Nhìn chung, *đầu ra của mạch vi phân là không ổn định* do nó biến thiên tỉ lệ với độ biến thiên của tín hiệu vào.
- ❖ Do sự không ổn định, mạch vi phân ít được ứng dụng trong thực tế.



VI. Khuếch đại thuật toán

8. Mạch vi phân

Ví dụ: Tính điện áp ra của mạch vi phân.

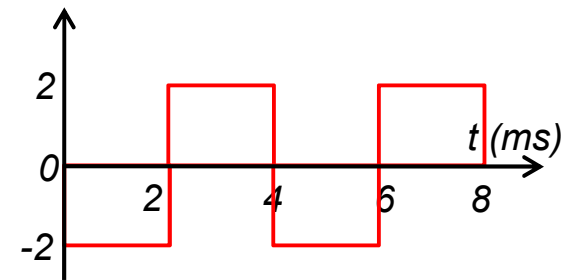
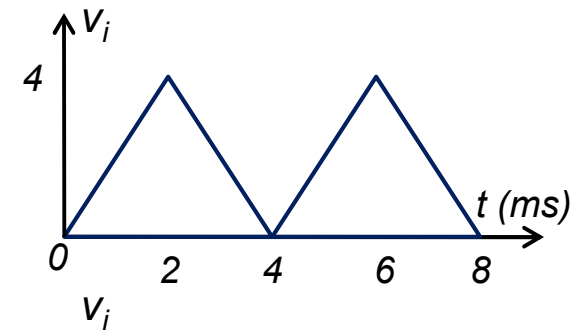
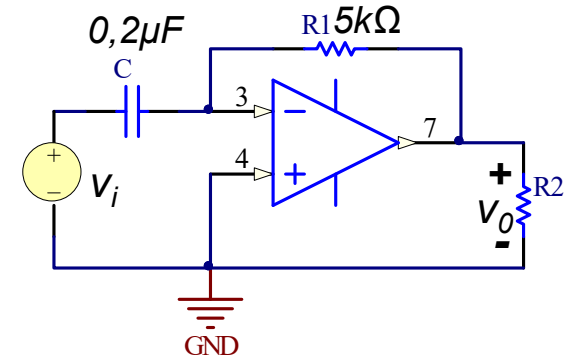
- Áp dụng công thức của mạch vi phân::

$$RC = 5 \cdot 10^3 \cdot 0,2 \cdot 10^{-6} = 10^{-3}$$

- Trong khoảng $0 < t < 4ms$ hoặc $4 < t < 8ms$, điện áp ra có dạng

$$v_i = \begin{cases} 2t & 0 < t < 2ms, 4 < t < 6ms \\ 8 - 2t & 2 < t < 4ms, 6 < t < 8ms \end{cases}$$

$$\rightarrow v_o = -RC \frac{dv_i}{dt} = \begin{cases} -2mV & 0 < t < 2ms, 4 < t < 6ms \\ 2mV & 2 < t < 4ms, 6 < t < 8ms \end{cases}$$



VI. Khuếch đại thuật toán

9. Nối xâu chuỗi (nối tầng) các OP AMP

Ví dụ: Tìm V_o và i_o trong mạch điện

❖ Mạch điện gồm 2 tầng khuếch đại

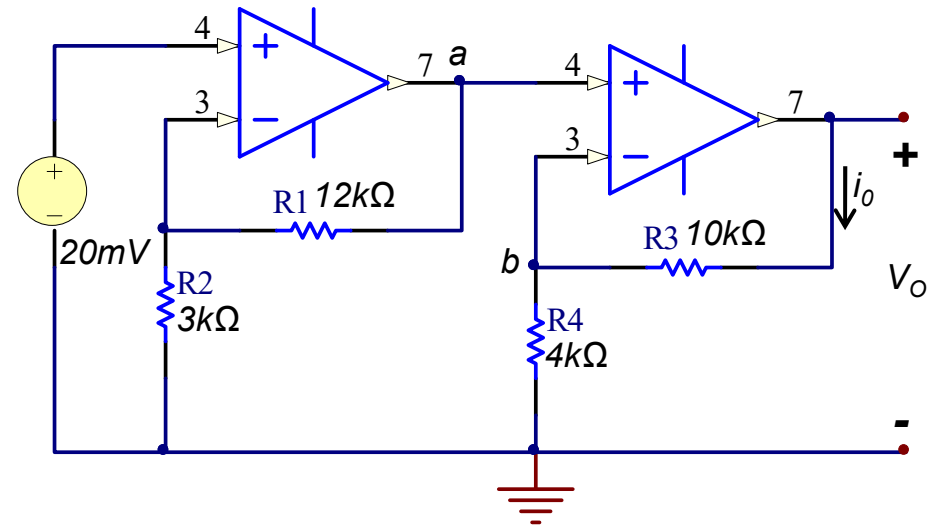
❑ Xét tại đầu ra của tầng 1

$$V_a = \left(1 + \frac{R_1}{R_2}\right) 20 = 100mV$$

❑ Xét tại đầu ra của tầng 2: $V_o = \left(1 + \frac{R_3}{R_4}\right) V_a = 350mV$

❖ Giá trị dòng điện i_o

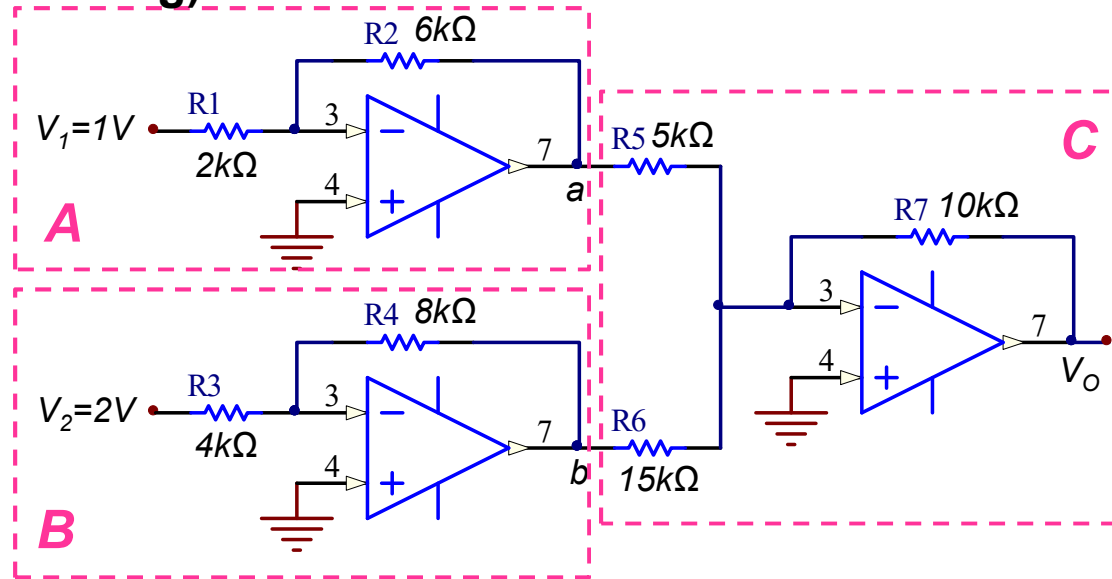
$$i_o = \frac{V_o - V_b}{R_3} \xrightarrow{V_b = V_a} i_o = \frac{(350 - 100) \cdot 10^{-3}}{10 \cdot 10^3} = 25\mu A$$



VI. Khuếch đại thuật toán

9. Nối xâu chuỗi (nối tầng) các OP AMP

Ví dụ: Tìm V_o



- ❖ Mạch điện gồm 2 mạch KĐ đảo A và B và mạch cộng áp C

$$V_a = -\frac{R_2}{R_1} V_1 = -3V$$

$$V_b = -\frac{R_4}{R_3} V_2 = -4V$$

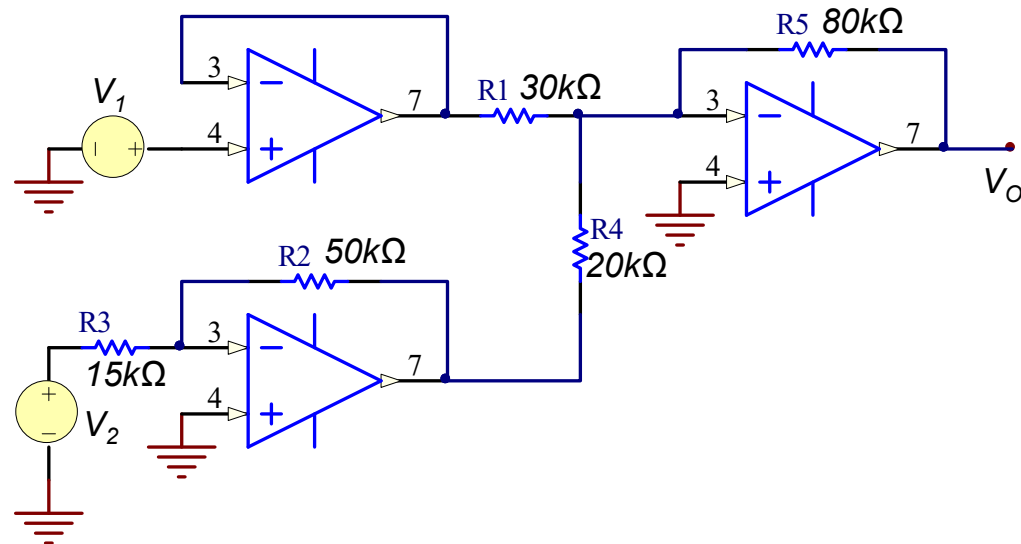
- ❖ Áp dụng công thức của mạch cộng áp

$$V_o = -\left(\frac{R_7}{R_5} V_a + \frac{R_7}{R_6} V_b\right) = -\left[2 \cdot (-3) + \frac{2}{3} \cdot (-4)\right] = 8.333V$$

VI. Khuếch đại thuật toán

9. Nối xâu chuỗi (nối tầng) các OP AMP

Ví dụ: Tìm V_o nếu $V_1 = 2V$, $V_2 = 1,5V$





Chương 7: Mạng hai cửa tuyến tính



VI. Khuếch đại thuật toán

10. Ứng dụng

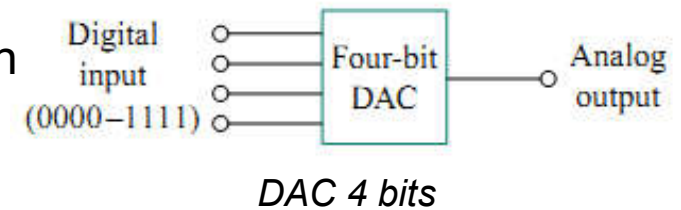
- OP AMP được sử dụng rất nhiều trong thực tế:
 - ❖ *Bộ đảo, bộ cộng, bộ trừ, mạch tích phân, mạch vi phân, mạch logarit.*
 - ❖ *Mạch khuếch đại đo lường*, mạch hiệu chỉnh (*calibration*)
 - ❖ Bộ biến đổi số - tương tự (*Digital – analog converter*), bộ biến đổi áp- dòng, mạch biến đổi dòng – áp.
 - ❖ Máy tính tương tự
 - ❖ *Bộ lọc, bộ chỉnh lưu, bộ dịch pha, ...*
 - ❖ *Bộ so sánh, bộ dao động*
 - ❖ ...

VI. Khuếch đại thuật toán

10. Ứng dụng

➤ Mạch DAC có chức năng biến đổi tín hiệu số sang tín hiệu tương tự

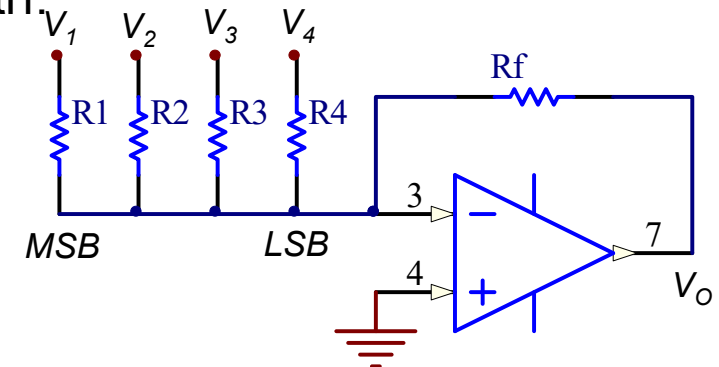
➤ Mạch DAC có thể tạo bằng các sử dụng mạch trọng số nhị phân (*binary weighted ladder*):



❖ Các bit nhị phân được đánh trọng số theo vị trí.

❖ Trọng số nhị phân quyết định bởi giá trị R_f/R_n

$$-V_o = \frac{R_f}{R_1} V_1 + \frac{R_f}{R_2} V_2 + \frac{R_f}{R_3} V_3 + \frac{R_f}{R_4} V_4$$



Binary weighted ladder type

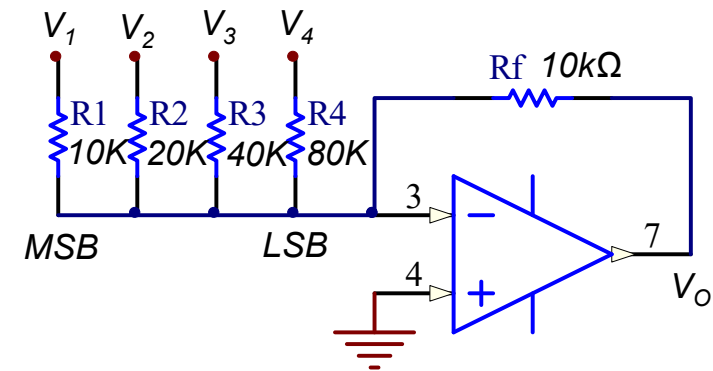
❖ V_1, \dots, V_4 là các điện áp nhị phân (0, 1) (*binary code*) → đầu ra của DAC có quan hệ tỉ lệ tuyến tính với các giá trị đầu vào

VI. Khuếch đại thuật toán

10. Ứng dụng

Ví dụ: Tính điện áp đầu ra của mạch DAC.

$V_1 V_2 V_3 V_4$ [B]	Giá trị [D]	$-V_0$
0000	0	0
0001	1	0.125
0010	2	0.25
0011	3	0.375
0100	4	0.5
0101	5	0.625
0110	6	0.75
0111	7	0.875
1000	8	1.0
1001	9	1.125
...		
1111	15	1.875



$$-V_0 = \frac{R_f}{R_1} V_1 + \frac{R_f}{R_2} V_2 + \frac{R_f}{R_3} V_3 + \frac{R_f}{R_4} V_4$$

$$-V_0 = V_1 + 0,5V_2 + 0,25V_3 + 0,125V_4$$

- Mỗi bit có giá trị tương ứng 0.125V → không thể biểu diễn giá trị điện áp trong khoảng (1V, 1.125V) (*DAC resolution*).

VI. Khuếch đại thuật toán

10. Ứng dụng

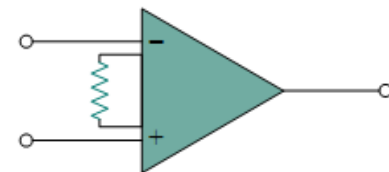
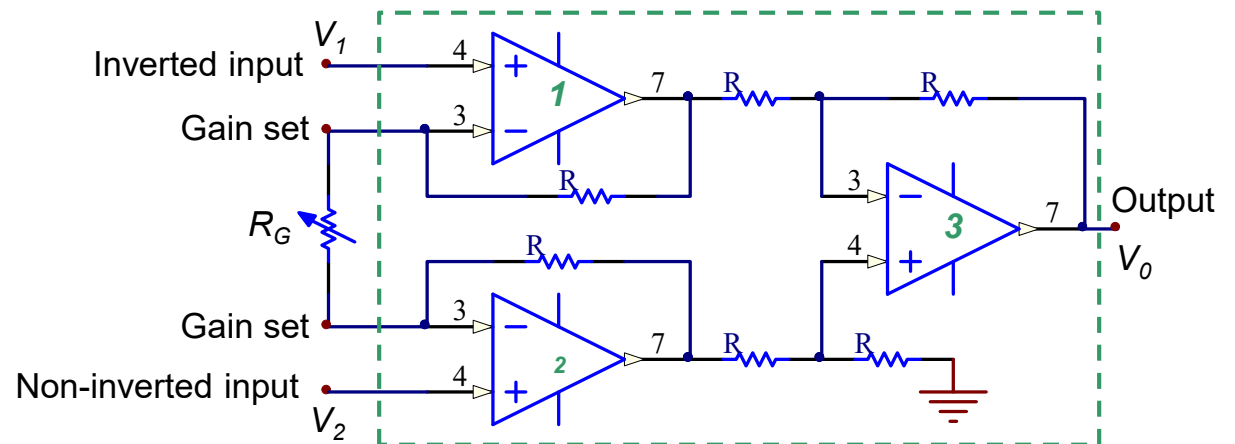
- Khuếch đại đo lường (IA) được sử dụng nhiều trong các mạch khuếch đại cách ly, mạch đo nhiệt độ, mạch thu thập dữ liệu (*data acquisition systems*).

- Quan hệ điện áp:

$$V_0 = \left(1 + \frac{2R}{R_G}\right)(V_2 - V_1)$$

- Đặc điểm:

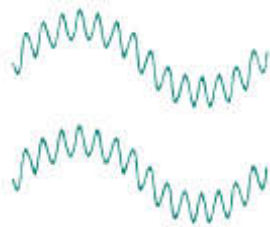
- ❖ *Khuếch đại tín hiệu vi sai* đầu vào nhỏ
- ❖ *Triệt tiêu tín hiệu đồng pha* ở đầu vào



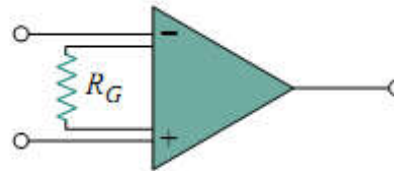
Sơ đồ nguyên lý

VI. Khuếch đại thuật toán

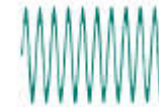
10. Ứng dụng



Small differential signals riding on larger common-mode signals



Instrumentation amplifier



Amplified differential signal,
No common-mode signal

➤ Tính chất của IA:

- ❖ *Hệ số khuếch đại điện áp* có thể thay đổi bằng điện trở ngoài R_G
- ❖ *Điện trở vào rất lớn* và *không bị thay đổi khi thay đổi hệ số khuếch đại*.
- ❖ Điện áp ra V_O *chỉ phụ thuộc vào thành phần điện áp vi sai* giữa 2 tín hiệu vào V_1 , V_2 , *không phụ thuộc vào thành phần điện áp đồng pha* giữa chúng.

VI. Khuếch đại thuật toán

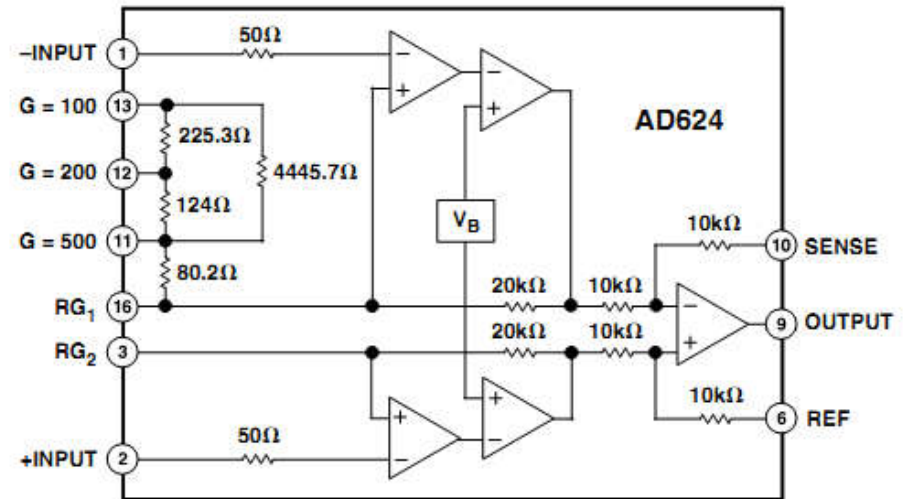
10. Ứng dụng

Ex: A precision Instrumentation amplifier

Product highlight:

- ❖ Input noise is less than 4 nV/ $\sqrt{\text{Hz}}$ at 1 kHz.
- ❖ Pin programmable gains of 1, 100, 200, 500 and 1000 provided on the chip. Using a single external resistor for other gains.
- ❖ The offset voltage, offset voltage drift, gain accuracy and gain temperature coefficients are guaranteed for all pretrimmed gains.
- ❖ Provides totally independent input and output offset for high precision applications.
- ❖ A sense terminal is provided to enable the user to minimize the errors induced through long leads. A reference terminal is also provided to permit level shifting at the output.

FUNCTIONAL BLOCK DIAGRAM



FEATURES

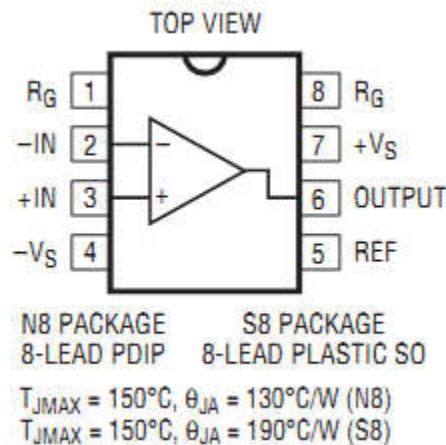
Low Noise: 0.2 μV p-p 0.1 Hz to 10 Hz
 Low Gain TC: 5 ppm max ($G = 1$)
 Low Nonlinearity: 0.001% max ($G = 1$ to 200)
 High CMRR: 130 dB min ($G = 500$ to 1000)
 Low Input Offset Voltage: 25 μV , max
 Low Input Offset Voltage Drift: 0.25 $\mu\text{V}/^\circ\text{C}$ max
 Gain Bandwidth Product: 25 MHz
 Pin Programmable Gains of 1, 100, 200, 500, 1000
 No External Components Required
 Internally Compensated

Price (100 - 499)	Price (1000)
\$4.82	\$4.09

VI. Khuếch đại thuật toán

10. Ứng dụng

Ex: LT167 – Single resistor gain, programmable, precision instrumentation amplifier



APPLICATIONS

- Bridge Amplifiers
- Strain Gauge Amplifiers
- Thermocouple Amplifiers
- Differential to Single-Ended Converters
- Medical Instrumentation

Price (1 - 99)	Price (1000)
\$6.45	\$5.55

FEATURES

- Single Gain Set Resistor: $G = 1$ to 10,000
- Gain Error: $G = 10$, 0.08% Max
- Input Offset Voltage Drift: $0.3\mu\text{V}/^{\circ}\text{C}$ Max
- Meets IEC 1000-4-2 Level 4 ESD Tests with Two External 5k Resistors
- Gain Nonlinearity: $G = 10$, 10ppm Max
- Input Offset Voltage: $G = 10$, 60 μV Max
- Input Bias Current: 350pA Max
- PSRR at $G = 1$: 105dB Min
- CMRR at $G = 1$: 90dB Min
- Supply Current: 1.3mA Max
- Wide Supply Range: $\pm 2.3\text{V}$ to $\pm 18\text{V}$
- 1kHz Voltage Noise: $7.5\text{nV}/\sqrt{\text{Hz}}$
- 0.1Hz to 10Hz Noise: 0.28 μV_{P-P}
- Available in 8-Pin PDIP and SO Packages

Datasheet: <http://cds.linear.com/docs/Datasheet/1167fc.pdf>